



030

10-27-02
H5

IN THE UNITED STATES PATENT AND TRADEMARK OFFICE

Applicant: Kazuhiko HAYASHI, et al. **Examiner:** Unassigned
Serial No.: 10/085,607 **Group Art Unit:** Unassigned
Filed: February 27, 2002 **Docket:** 15333
For: LIGHT EMITTING DEVICE
AND LIGHT EMITTING SYSTEM **Dated:** March 28, 2002

**Assistant Commissioner for Patents
Washington, DC 20231**

CLAIM OF PRIORITY

Sir:

Applicants in the above-identified application hereby claim the right of priority in connection with Title 35 U.S.C. §119 and in support thereof, herewith submit a certified copy of Japanese Patent Application 2001-052741, filed on February 27, 2001.

Respectfully submitted,

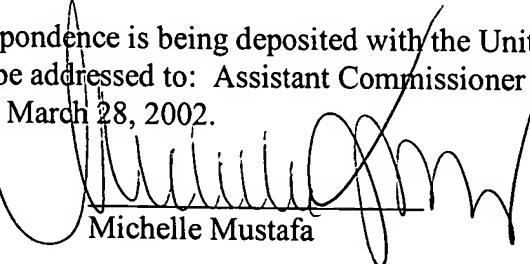

Paul J. Esatto, Jr.
Registration No. 30,749

Scully, Scott, Murphy & Presser
400 Garden City Plaza
Garden City, NY 11530
(516) 742-4343
PJE:ahs

CERTIFICATE OF MAILING UNDER 37 C.F.R. §1.8(a)

I hereby certify that this correspondence is being deposited with the United States Postal Service as first class mail in an envelope addressed to: Assistant Commissioner of Patents and Trademarks, Washington, D.C. 20231 on March 28, 2002.

Dated: March 28, 2002


Michelle Mustafa



日本特許庁
JAPAN PATENT OFFICE

US

別紙添付の書類に記載されている事項は下記の出願書類に記載されている事項と同一であることを証明する。

This is to certify that the annexed is a true copy of the following application as filed with this Office

出願年月日

Date of Application:

2001年 2月 27日

出願番号

Application Number:

特願2001-052741

出願人

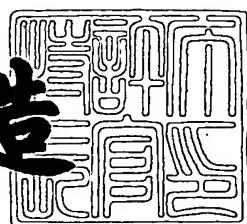
Applicant(s):

日本電気株式会社

2001年12月21日

特許庁長官
Commissioner,
Japan Patent Office

及川耕造



出証番号 出証特2001-3109819

【書類名】 特許願

【整理番号】 34803568

【提出日】 平成13年 2月27日

【あて先】 特許庁長官 殿

【国際特許分類】 H05B 33/08

【発明者】

【住所又は居所】 東京都港区芝五丁目 7番1号 日本電気株式会社内

【氏名】 林 一彦

【発明者】

【住所又は居所】 東京都港区芝五丁目 7番1号 日本電気株式会社内

【氏名】 福地 隆

【発明者】

【住所又は居所】 東京都港区芝五丁目 7番1号 日本電気株式会社内

【氏名】 坪井 真三

【特許出願人】

【識別番号】 000004237

【氏名又は名称】 日本電気株式会社

【代理人】

【識別番号】 100088328

【弁理士】

【氏名又は名称】 金田 賀之

【電話番号】 03-3585-1882

【選任した代理人】

【識別番号】 100106297

【弁理士】

【氏名又は名称】 伊藤 克博

【選任した代理人】

【識別番号】 100106138

【弁理士】

【氏名又は名称】 石橋 政幸

【手数料の表示】

【予納台帳番号】 089681

【納付金額】 21,000円

【提出物件の目録】

【物件名】 明細書 1

【物件名】 図面 1

【物件名】 要約書 1

【包括委任状番号】 9710078

【ブルーフの要否】 要

【書類名】 明細書

【発明の名称】 発光体および発光システム

【特許請求の範囲】

【請求項1】 発光素子と、この発光素子から発せられる光強度を検出するための光センサとを有する発光体であって、

前記発光素子は、基板上に、下電極、少なくとも発光層を含む発光材料層および透光性を有する上電極を順次有し、下電極と上電極はどちらか一方が陰極で他方が陽極であり、

前記光センサが前記発光素子上に形成されていることを特徴とする発光体。

【請求項2】 前記光センサが前記上電極上に形成されていることを特徴とする請求項1に記載の発光体。

【請求項3】 前記発光素子がエレクトロ・ルミネッセンス素子であることを特徴とする請求項1または2に記載の発光体。

【請求項4】 前記エレクトロ・ルミネッセンス素子が、前記発光材料層に含まれる発光層として有機薄膜を有し、この有機薄膜が印加電流によって発光する構造を有することを特徴とする請求項3に記載の発光体。

【請求項5】 陽極である前記上電極または前記下電極と前記発光層との間にホール注入輸送層を有することを特徴とする請求項4に記載の発光体。

【請求項6】 陰極である前記下電極または前記上電極と前記発光層との間に電子注入輸送層を有することを特徴とする請求項4または5に記載の発光体。

【請求項7】 前記光センサが、p型半導体からなる領域とn型半導体からなる領域とから形成されるpn接合を有することを特徴とする請求項1～6のいずれかに記載の発光体。

【請求項8】 前記光センサが、p型半導体からなる領域と、n型半導体からなる領域と、この2つの領域に挟まれた真性半導体からなる領域とから形成されるpin構造を有することを特徴とする請求項1～6のいずれかに記載の発光体。

【請求項9】 請求項1～8のいずれかに記載の発光体を含み、
前記発光体の有する光センサは、光強度を検出した結果を電流信号として出力し

その光センサに対して、受光した光量に比例する電流信号の生成を可能とするバイアス電圧を印加するか否かの切り替えを行う光センサスイッチング素子を、前記光センサのバイアス電圧印加用配線経路内に含み、

前記光センサスイッチング素子の切り替え動作をコントロールする光センサスイッチングユニットを含み、

前記光センサスイッチング素子は、光センサスイッチング配線により前記光センサスイッチングユニットと接続されている構成を有することを特徴とする発光システム。

【請求項10】 複数の発光体を含み、

前記光センサスイッチング配線は、縦横にメッシュ状に配置されており、

前記光センサスイッチング素子は、1本の縦方向の光センサスイッチング配線と1本の横方向の光センサスイッチング配線とに接続されており、

前記縦方向、横方向の光センサスイッチング配線は前記光センサスイッチングユニットに接続されており、

特定の縦方向の光センサスイッチング配線と特定の横方向の光センサスイッチング配線とを選択して電圧を印加することにより、その両者と接続される特定の光センサスイッチング素子と接続された特定の光センサに対してバイアス電圧を印加し、受光した光量に比例する電流信号の生成を可能とし、この特定の光センサにより生成される電流信号を検出する機構を有することを特徴とする請求項9に記載の発光システム。

【請求項11】 前記光センサと電気的に接続され、

その光センサが発光素子の発する光の一部を受光して生成する電流信号、または、前記電流信号により発生させる電圧信号を、前記発光素子の発する光の光度情報として検出する光度検出ユニットを含むことを特徴とする請求項9または10に記載の発光システム。

【請求項12】 前記発光素子に接続され、

この発光素子が光を発する際に使用する電流を前記発光素子に供給するための電流印加素子を含むことを特徴とする請求項9～11のいずれかに記載の発光システム。

【請求項13】 前記電流印加素子は、ゲート、ドレイン、ソースからなる薄膜トランジスタであり、

前記発光素子への電流供給は、発光素子の下電極または上電極と、前記薄膜トランジスタのドレインまたはソースとを接続してなす構成を有することを特徴とする請求項1.2に記載の発光システム。

【請求項14】 前記電流印加素子に接続され、
その電流印加素子から前記発光素子へ電流を供給するか否かを切り替える電流印加スイッチング素子を含むことを特徴とする請求項1.2または1.3に記載の発光システム。

【請求項15】 前記電流印加スイッチング素子は、少なくとも1個のFETトランジスタを含み、

前記電流印加素子は、ゲート、ドレイン、ソースからなるトランジスタであり、
前記電流印加スイッチング素子に含まれるFETトランジスタのドレイン部と、
前記電流印加素子に含まれるトランジスタのゲート部とを接続し、
前記電流印加スイッチング素子に含まれるFETトランジスタのON-OFF動作により、前記電流印加素子による電流供給の切り替えがなされていることを特徴とする請求項1.4に記載の発光システム。

【請求項16】 前記光度検出ユニットにより検出される前記発光素子の発する光の光度情報をもとに、その発光素子に供給する電流の最適な電流値を求め

前記電流印加素子がその発光素子に供給する電流値を前記最適な電流値に調整する発光量調整ユニットを含むことを特徴とする請求項1.2～1.5のいずれかに記載の発光システム。

【請求項17】 複数の発光体を含み、
前記発光体への電流印加素子からの電流供給の切り替えを行う電流印加スイッチング素子の切り替え動作を制御する電流印加スイッチングユニットを含み、
前記スイッチング配線は、縦横にメッシュ状に配置されており、
前記電流印加スイッチング素子は、1本の縦方向のスイッチング配線と1本の横方向のスイッチング配線とに接続されており、

前記縦方向、横方向のスイッチング配線は前記電流印加スイッチングユニットに接続されており、

特定の縦方向のスイッチング配線と特定の横方向のスイッチング配線とを選択して電圧を印加することにより、その両者と接続される特定の電流印加スイッチング素子と接続された特定の電流印加素子からの電流供給の切り替えを行い、この特定の電流印加素子と接続される特定の発光素子に電流供給を行う機構を有することを特徴とする請求項14～16のいずれかに記載の発光システム。

【請求項18】 前記光度検出ユニットにより検出される前記発光素子の発する光の光度情報をもとに、その発光素子に電流を供給する最適な時間求め、前記電流印加スイッチングユニットを介して、前記電流印加スイッチング素子の切り替え動作を制御し、

前記電流印加素子がその発光素子に電流を供給する時間を前記最適な時間に調整する発光時間調整ユニットを含むことを特徴とする請求項17に記載の発光システム。

【請求項19】 請求項7または8に記載の発光体を含み、

前記光センサスイッチング素子は、少なくとも1個のFETトランジスタを含み、

前記光センサスイッチング素子に含まれるFETトランジスタの一つは、そのドレイン部が前記光センサのn型半導体部と接続され、

前記光センサスイッチング素子の切り替え動作は、そのドレイン部が前記光センサのn型半導体部と接続されているFETトランジスタのON-OFF動作によりなされていることを特徴とする請求項9～18のいずれかに記載の発光システム。

【請求項20】 前記ドレイン部が光センサのn型半導体部と接続されているFETトランジスタのソース部は、光センサ電流検出配線を介して前記光度検出ユニットと接続され、

前記光センサが発光素子の発する光の一部を受光して生成する電流信号は、前記ドレイン部が光センサのn型半導体部と接続されているFETトランジスタにおいて、そのソースドレイン電流として流れることを利用し、前記光センサ電流

検出配線を介して前記光度検出ユニットに伝達される構成を有することを特徴とする請求項19に記載の発光システム。

【発明の詳細な説明】

【0001】

【発明の属する技術分野】

本発明は、発光体およびそれを適用した発光システムに関する。

【0002】

【従来の技術】

一般に、表示装置に用いられる自発光素子としては、フィールドエミッショソ素子とエレクトロ・ルミネッセンス素子(EL素子)とがある。このうち、EL素子は、有機材料を発光層とする有機EL素子と、無機材料を発光層とする無機EL素子とに分けられる。

【0003】

有機EL素子は、アノード(陽極)と、カソード(陰極)と、これらアノードとカソードの2種の電極間に挟まれ、有機発光性化合物からなる超薄膜の有機EL層とからなる。アノードとカソードの間に電圧を印加すると、アノードからは正孔が、カソードからは電子がそれぞれ有機EL層に注入されて再結合し、その際に生ずるエネルギーにより有機EL層を構成する有機発光性化合物の分子が励起される。このようにして励起された分子が基底状態に失活する過程で発光現象が生じる。有機EL素子はこの発光現象を利用した発光素子である。

【0004】

有機EL層は、正孔と電子が再結合して発光する発光層と呼ばれる有機層、正孔が注入されやすく、かつ、電子を移動させにくい正孔注入輸送層と呼ばれる有機層、および、電子が注入されやすく、かつ、正孔を移動させにくい電子注入輸送層と呼ばれる有機層のうち少なくとも一つを含む単層構造または多層積層構造を有している。

【0005】

近年、有機EL素子が盛んに研究され、実用化されつつある。これは、錫ドープ酸化インジウム(ITO)などの透明電極(ホール注入電極すなわち陽極)上にトリフ

エニルジアミン(TPD)などのホール注入材料を蒸着により薄膜とし、さらにアルミキノリノール錯体(Alq3)などの蛍光物質を発光層として積層し、さらにAgMgなどの仕事関数の小さな金属電極(電子注入電極すなわち陰極)を形成した基本構成を有する素子であり、10V前後の電圧で数100から数10000cd/m²ときわめて高い輝度が得られることで、家電製品、自動車、二輪車、航空機等の電装品、ディスプレイ等として注目されている。

【0006】

このような有機EL素子は、例えば、発光層等の有機層が、電子注入電極となる走査(コモンライン)電極と、ホール注入電極(透明電極)となるデータ(セグメントライン)電極とで挟まれ、かつ透明(ガラス)基板に形成された構造を有する。また、ディスプレイとして形成されたものでは、マトリクス状に配置された走査電極とデータ電極とによりドット表示させ、これらのドット(画素)の集合体としてイメージ、キャラクタ等の情報を表示するマトリクスディスプレイと、予め決められた形状、大きさの表示器として独立に存在しているものを表示させるセグメントディスプレイとに大別される。

【0007】

セグメントタイプのディスプレイの場合、各表示器をそれぞれ別個独立に表示させるスタティック駆動方式も可能であるが、マトリクスディスプレイの場合、通常、各走査ライン、およびデータラインを時分割駆動するダイナミックドライブ方式が採用されている。

【0008】

このようなエレクトロ・ルミネッセンス(EL)素子を用いたフルカラーの発光表示装置には、表示装置の発光輝度むらと色バランスの崩れが起こることがあるという問題点がある。

【0009】

有機EL素子の輝度は素子を形成する各層、特に発光層の膜厚に大きく左右される。これは、できるだけ狭い領域でホールと電子の再結合がなされた方が発光効率が向上するためである。そのため、有機EL素子を構成する有機層の膜厚にむらがあると、発光輝度や発色にむらが生じる。有機層の形成方法としてインクジェ

ットによる有機層パターンのダイレクトな形成法が知られているが、この手法では特に各パターンの膜厚コントロールが難しく、それに起因して輝度むらや発色むらが生じやすい。

【0010】

また、有機EL素子を利用したフルカラーの発光表示装置は、赤、青、緑の三色の素子を発光させる割合をコントロールすることにより、輝度および色を調整する。その調整の仕方としては、各色素子の発光数のバランスを調整する方法と、各色素子の発光時間のバランスを調整する方法とがある。しかし、ここで問題になるのは、有機EL素子の輝度が発光時間の経過にともない変化し、しかも、この発光輝度の時間変化が素子の発光する色により異なる点である。このため、ある使用時間が経過すると色バランスが崩れてくれることがある。

【0011】

この問題を解決する手段として、特開昭59-55487号公報に、有機EL素子において、素子の発光の明るさに応じて出力電気量が変化し、これにより有機EL素子への駆動電圧を可変しうるセンサ部を有機EL素子に設け、前記有機EL素子の明るさの減少により前記駆動電圧レベルが上昇することにより表示効果がほぼ一定に保たれることを特徴とする電界発光表示素子（EL表示素子）について開示されている。この中で、素子の発光の明るさを検知し、駆動電圧を可変しうるセンサ部の配置としては、第5図、第6図に有機EL素子と基板を挟んで対向する面上に配置した例が、第8図に基板と有機EL素子との間に配置した例が記載されている。また、EL表示素子の周囲の明るさを検知し、駆動電圧を可変しうるセンサ部の配置としては、第2図～第4図に有機EL素子の横に配置した例が記載されている。

【0012】

しかしながら、有機EL素子の下に設置する場合、センサ部を形成した後に有機EL素子を形成することになるので、有機EL素子を作成する際のプロセスの影響によりセンサ部の特性が劣化したり、また、センサ部が存在することで凹凸など下地の表面状態が変化し、それが原因となってその上に形成される有機EL素子の特性が劣化したりすることがある。また、センサ部を有機EL素子の横に配置した場合、有機EL素子から発せられた光が有効にセンサ部に入射しないために、有機EL

素子から発せられる光の強さを感度よく検出することは難しい。

【0013】

センサ部を有機EL素子と基板を挟んで対向する面上に配置する場合、有機EL素子には、基板を通して発光させる基板面発光タイプと、基板を通さないで発光させる膜面発光タイプとがあるが、この構造では発光素子とセンサとが基板を通して反対側に位置するので、前者にしか適用することができない。また、発光素子とセンサとが基板を通して反対側に位置すると、製造工程の途中で基板をひっくり返す工程が必要になり、製造工程が複雑になる。さらに、両者が基板を通して反対側にあるので、発光素子とセンサとの位置あわせが困難になる。具体的には、基板の両面に素子パターン化のための目合わせマークを予め設置する必要があり、両者の位置を正確に合わせるのが基板の厚みのために困難である。発光素子のサイズが小さくなるほど正確に位置合わせをする必要があり、位置合わせ精度の向上は重要になる。

【0014】

また、特開平4-190326号公報には、ELの輝度を検出する装置（フォトトランジスタ）がELの光が点灯した際にその光の一部が照射される位置、具体的にはELと液晶表示部の間から少しずれた位置に設置されているバックライト付き液晶表示装置が開示されている（第1図）。しかしながら、こののもも、EL素子から発せられた光が有効にフォトトランジスタに入射しないために、EL素子の輝度を感度よく検出することは難しい。また、1つのフォトトランジスタによりEL上からの光量を検出し、この検出結果に基づいてEL全体の輝度を制御する方式なので、この方法ではELの輝度の経時変化を補正して長期間適当な輝度が得られるが、発光輝度むらと色バランスの崩れを抑えることはできない。

【0015】

実開昭62-158792号公報では、輝度補正回路のホトダイオードが発光部の端部側に配されているEL発光装置が開示されている。しかしながら、こののもも、EL素子から発せられた光が有効にホトダイオードに入射しないために、EL素子の輝度を感度よく検出することは難しい。また、1つのホトダイオードによりEL上からの光量を検出し、この検出結果に基づいてEL全体の輝度を制御する方式なので

、この方法ではEL発光装置の耐用年数を大きくすることはできるが、発光輝度むらと色バランスの崩れを抑えることはできない。

【0016】

実開昭62-111199号公報、特開平4-254889号公報には、画素とは別に、表示領域から外れた部分に参照画素（検出用電界発光素子）を形成し、この参照画素が発する光の強さを検出するEL表示装置が開示されている。しかし、参照画素を形成して発光輝度むらと色バランスの崩れを防止するとなると、実際には多くの参照画素が必要となり、生産性等の点で不利である。また、参照画素からの発光輝度に基づいて発光素子の発光量や発光時間を最適化するよりも、発光素子自体の発光輝度に基づいて発光量等を最適化する方が効果的に発光輝度むらと色バランスの崩れを防止できる。

【0017】

【発明が解決しようとする課題】

本発明の目的は、発光輝度むらと色バランスの崩れが十分に抑制され、しかも、発光素子から発せられる光を効率よく光センサに導くことができるので素子の発光の強さを感度よく検出でき、また、発光素子と光センサとが悪影響を及ぼし合うことが少ない発光体、および、この発光体を適用した発光システムを提供することである。

【0018】

【課題を解決するための手段】

上記課題は以下の本発明により解決できる。

(1) 発光素子と、この発光素子から発せられる光強度を検出するための光センサとを有する発光体であって、前記発光素子は、基板上に、下電極、少なくとも発光層を含む発光材料層および透光性を有する上電極を順次有し、下電極と上電極はどちらか一方が陰極で他方が陽極であり、前記光センサが前記発光素子上に形成されていることを特徴とする発光体。

(2) 前記光センサが前記上電極上に形成されていることを特徴とする前記(1)の発光体。

(3) 前記発光素子がエレクトロ・ルミネッセンス素子であることを特徴とする

前記（1）または（2）の発光体。

（4）前記エレクトロ・ルミネッセンス素子が、前記発光材料層に含まれる発光層として有機薄膜を有し、この有機薄膜が印加電流によって発光する構造を有することを特徴とする前記（3）の発光体。

（5）陽極である前記上電極または前記下電極と前記発光層との間にホール注入輸送層を有することを特徴とする前記（4）の発光体。

（6）陰極である前記下電極または前記上電極と前記発光層との間に電子注入輸送層を有することを特徴とする前記（4）または（5）の発光体。

（7）前記光センサが、p型半導体からなる領域とn型半導体からなる領域とから形成されるpn接合を有することを特徴とする前記（1）～（6）のいずれかの発光体。

（8）前記光センサが、p型半導体からなる領域と、n型半導体からなる領域と、この2つの領域に挟まれた真性半導体からなる領域とから形成されるpin構造を有することを特徴とする前記（1）～（6）のいずれかの発光体。

（9）前記（1）～（8）のいずれかの発光体を含み、前記発光体の有する光センサは、光強度を検出した結果を電流信号として出力し、その光センサに対して、受光した光量に比例する電流信号の生成を可能とするバイアス電圧を印加するか否かの切り替えを行う光センサスイッチング素子を、前記光センサのバイアス電圧印加用配線経路内に含み、前記光センサスイッチング素子の切り替え動作をコントロールする光センサスイッチングユニットを含み、前記光センサスイッチング素子は、光センサスイッチング配線により前記光センサスイッチングユニットと接続されている構成を有することを特徴とする発光システム。

（10）複数の発光体を含み、前記光センサスイッチング配線は、縦横にメッシュ状に配置されており、前記光センサスイッチング素子は、1本の縦方向の光センサスイッチング配線と1本の横方向の光センサスイッチング配線とに接続されており、前記縦方向、横方向の光センサスイッチング配線は前記光センサスイッチングユニットに接続されており、特定の縦方向の光センサスイッチング配線と特定の横方向の光センサスイッチング配線とを選択して電圧を印加することにより、その両者と接続される特定の光センサスイッチング素子と接続された特定の

光センサに対してバイアス電圧を印加し、受光した光量に比例する電流信号の生成を可能とし、この特定の光センサにより生成される電流信号を検出する機構を有することを特徴とする前記（9）の発光システム。

（11）前記光センサと電気的に接続され、その光センサが発光素子の発する光の一部を受光して生成する電流信号、または、前記電流信号により発生させる電圧信号を、前記発光素子の発する光の光度情報として検出する光度検出ユニットを含むことを特徴とする前記（9）または（10）の発光システム。

（12）前記発光素子に接続され、この発光素子が光を発する際に使用する電流を前記発光素子に供給するための電流印加素子を含むことを特徴とする前記（9）～（11）のいずれかの発光システム。

（13）前記電流印加素子は、ゲート、ドレイン、ソースからなる薄膜トランジスタであり、前記発光素子への電流供給は、発光素子の下電極または上電極と、前記薄膜トランジスタのドレインまたはソースとを接続してなす構成を有することを特徴とする前記（12）の発光システム。

（14）前記電流印加素子に接続され、その電流印加素子から前記発光素子へ電流を供給するか否かを切り替える電流印加スイッチング素子を含むことを特徴とする前記（12）または（13）の発光システム。

（15）前記電流印加スイッチング素子は、少なくとも1個のFETトランジスタを含み、前記電流印加素子は、ゲート、ドレイン、ソースからなるトランジスタであり、前記電流印加スイッチング素子に含まれるFETトランジスタのドレイン部と、前記電流印加素子に含まれるトランジスタのゲート部とを接続し、前記電流印加スイッチング素子に含まれるFETトランジスタのON-OFF動作により、前記電流印加素子による電流供給の切り替えがなされていることを特徴とする前記（14）の発光システム。

（16）前記光度検出ユニットにより検出される前記発光素子の発する光の光度情報をもとに、その発光素子に供給する電流の最適な電流値を求め、前記電流印加素子がその発光素子に供給する電流値を前記最適な電流値に調整する発光量調整ユニットを含むことを特徴とする前記（12）～（15）のいずれかの発光システム。

(17) 複数の発光体を含み、前記発光体への電流印加素子からの電流供給の切り替えを行う電流印加スイッチング素子の切り替え動作を制御する電流印加スイッチングユニットを含み、前記スイッチング配線は、縦横にメッシュ状に配置されており、前記電流印加スイッチング素子は、1本の縦方向のスイッチング配線と1本の横方向のスイッチング配線とに接続されており、前記縦方向、横方向のスイッチング配線は前記電流印加スイッチングユニットに接続されており、特定の縦方向のスイッチング配線と特定の横方向のスイッチング配線とを選択して電圧を印加することにより、その両者と接続される特定の電流印加スイッチング素子と接続された特定の電流印加素子からの電流供給の切り替えを行い、この特定の電流印加素子と接続される特定の発光素子に電流供給を行う機構を有することを特徴とする前記(14)～(16)のいずれかの発光システム。

(18) 前記光度検出ユニットにより検出される前記発光素子の発する光の光度情報をもとに、その発光素子に電流を供給する最適な時間を求め、前記電流印加スイッチングユニットを介して、前記電流印加スイッチング素子の切り替え動作を制御し、前記電流印加素子がその発光素子に電流を供給する時間を前記最適な時間に調整する発光時間調整ユニットを含むことを特徴とする前記(17)の発光システム。

(19) 前記(7)または(8)の発光体を含み、前記光センサスイッチング素子は、少なくとも1個のFETトランジスタを含み、前記光センサスイッチング素子に含まれるFETトランジスタの一つは、そのドレイン部が前記光センサのn型半導体部と接続され、前記光センサスイッチング素子の切り替え動作は、そのドレイン部が前記光センサのn型半導体部と接続されているFETトランジスタのON-OFF動作によりなされていることを特徴とする前記(9)～(18)のいずれかの発光システム。

(20) 前記ドレイン部が光センサのn型半導体部と接続されているFETトランジスタのソース部は、光センサ電流検出配線を介して前記光度検出ユニットと接続され、前記光センサが発光素子の発する光の一部を受光して生成する電流信号は、前記ドレイン部が光センサのn型半導体部と接続されているFETトランジスタにおいて、そのソースードレイン電流として流れることを利用し、前記光

センサ電流検出配線を介して前記光度検出ユニットに伝達される構成を有することを特徴とする前記（19）の発光システム。

【0019】

【発明実施の形態】

本発明の発光体は、発光素子上に、この発光素子から発せられる光強度を検出するための光センサを有するものである。発光素子は、基板上に、下電極、その上に少なくとも発光層を含む発光材料層、その上に透光性を有する上電極を有する構造をしている。下電極と上電極はどちらか一方が陰極で他方が陽極であり、いずれが陰極であっても陽極であってもよいが、通常、下電極を陰極、上電極を陽極とする。

【0020】

発光素子は、電流により光を発する機構を有するものであり、陽・陰二種の電極である下電極と上電極とで電圧を印加して少なくとも発光層を含む発光材料層に電流を供し、この電流により発光層において光が発せられる。

【0021】

光センサは、この発光素子の発する光の一部を受光し、受光した光量に比例する電流信号を生成する。光センサは、発光素子の発する光のうち、上電極の位置する向き、つまり、基板の反対側に放射される光の一部を受光するため、発光素子上に配置されている。光センサは上電極を通して発光層の発する光を受光するので、上電極は発光層の発する光を透過するものでなければならない。

【0022】

光センサとしては、p型半導体からなる領域とn型半導体からなる領域とから構成されるpn接合を有し、このpn接合により受光した光量に比例する電流信号の生成を行う機構を有するもの、または、p型半導体からなる領域とn型半導体からなる領域とこの2つの領域に挟まれた真性半導体からなる領域とから構成されるpin構造を有し、このpin構造により受光した光量に比例する電流信号の生成を行う機構を有するものが挙げられる。

【0023】

本発明の発光体は、光センサで発光素子から発せられる光強度を検出し、検出

された光度情報をもとに各素子の発光量(発光素子に流す電流値)および／または発光時間を最適化することで、発光輝度むらと色バランスの崩れを十分に抑制する。しかも、光センサを発光素子の上に形成しているので、発光素子から発せられる光を効率よく光センサに導くことができ、素子の発光の強さを感度よく検出できる。また、発光素子と光センサとが悪影響を及ぼし合うことが少ない。発光素子として有機EL素子を用いた場合、特に顕著な本発明の効果が得られる。

【0024】

以下、本発明を図を用いて説明する。

【0025】

図1は、本発明の発光体を含む発光システムの構成図である。

【0026】

本構造では、基板10上に下電極13が形成され、その上には発光材料層12、さらにその上には上電極11が形成され、発光素子4を形成している。そして、発光素子4の上には、光センサ1が設けられている。

【0027】

発光素子4の近傍には、発光素子4に駆動電流を印加し、発光させるための電流印加素子3が形成されており、発光素子4に接続されている。電流印加素子3近傍には、電流印加素子3が発光素子4に電流を流すかどうかを切り替える電流印加スイッチング素子2が形成されており、電流印加素子4に接続されている。

【0028】

発光素子4は図の上向きに発光し、その光の一部は光センサ1に入射する。

【0029】

光センサ1は、光センサ1から電流もしくは電圧としてもたらされる光度情報を検出するかどうかを切り替えるための光センサスイッチング素子15に接続されている。光センサスイッチング素子15が光度情報を検出するかどうかの切り替えは、光センサスイッチング素子15に接続されている光センサスイッチングユニット9により制御されている。光センサスイッチング素子15は光度検出ユニット7に接続されており、光度検出ユニット7は光センサ1から送られてきた光度情報を検出する。光度情報は、光度および発光時間である。

【0030】

次に、検出された光度情報は発光量調整ユニット兼発光時間調整ユニット6に送られ、ここで最適な発光量を与える条件が計算される。最適な条件は、最初に設定されたある値に最も近くなるように設定される。具体的には、初期条件による発光表示装置の見え方(色バランスおよび輝度バランス)に可能な限り近くなるように、各素子の発光量(発光素子に流す電流値)や発光時間を最適化する。さらに、発光時間調整ユニット6は、求められた最適な発光時間により、電流印加スイッチングユニット8を通して電流印加スイッチング素子2を駆動し、電流印加素子3により発光素子4に電流を流す。発光素子4に流す電流値は、発光量調整ユニット6により、電流印加素子3に指示される。このようにして、新たな条件で発光した発光素子の光度情報は再び光センサ1により検出され、次の発光量、発光時間にフィードバックされる。

【0031】

図1に単体を示した素子は、例えば図2に上面図を示すような配列にして発光表示装置を形成する。ここでは、素子配列が3行6列の場合を示したが、配列数は適宜選択することができる。

【0032】

また、光センサは、発光体の上に形成されればよく、その形状、大きさは特に限定されず、適宜決めればよい。

【0033】

図3は、本発明を適用した発光体周辺の回路概略図である。

【0034】

スイッチングトランジスタ183のゲート194aは第一スイッチング配線187に、ソース部193aは第二スイッチング配線188にそれぞれ接続されている。ドレイン部は、一方の端子がグランド190に接続された電圧保持用コンデンサー185に接続されると同時に、電流印加トランジスタ184のゲート194bに接続されている。電圧保持用コンデンサー185は省略する場合もある。電流印加トランジスタ184のソース193bは電流源191に、ドレイン部195bは発光素子182の陽極側にそれぞれ接続されている。発光素子182の陰極側はグランド190に接続されている。また、光セン

サ209の陽極はグランドに、陰極は光センサスイッチング第二トランジスタ208bのドレイン195dにそれぞれ接続されている。光センサスイッチング第二トランジスタ208bのゲート194dは光センサスイッチング第一トランジスタ208aのドレイン195dに接続されている。ドレイン195dとグランド190の間に電圧保持用コンデンサーを設ける場合もある。また、光センサスイッチング第一トランジスタのゲート194cは光センサスイッチング第一配線206aに、ソースは光センサスイッチング第二配線206bにそれぞれ接続されている。ここでは、電圧保持用コンデンサー185および光センサ209の一方の端子はグランド190に接続された場合を示しているが、接続先は電圧が一定ならよく、電流源191に接続される場合もある。

【0035】

この図3の回路概略図に示す構成では、第一スイッチング配線187にスイッチングトランジスタ183を駆動するための電位を与えた状態で第二スイッチング配線に電位を与えると、電圧保持用コンデンサー185に電荷が貯えられ、電流印加トランジスタ184のゲート部194bに電位が与えられる。これにより、電流源191からソース193bおよびドレイン195bを通して発光素子182に電流が供給される。電流は発光素子182を通過してグランド190に流れる。第一スイッチング配線187と第二スイッチング配線188のいずれかに電位が供給されない時は、電流印加トランジスタ184のゲート194bに電位が与えられないので、発光素子182を電流が流れることはない。

【0036】

一方、光センサスイッチング第一配線206aにトランジスタ駆動電位が供給されるのと同時に光センサスイッチング第二配線206bに電位が供給されると、光センサスイッチング第一トランジスタ208aのゲート194cに電位が与えられてトランジスタ208aのソース193cとドレイン195cとの間が同電位になり、光センサスイッチング第二トランジスタ208bのソース193dとゲート194dの間が通電可能になる。この時に、光センサ209が光を検出し、電流を発生できる状態になっていると、電流検出端子210とグランド190との間を電流が流れ、電流検出端子210とグランド190との間に設けられた電流検出回路(ここでは図示せず)により電流が検出される。

【0037】

したがって、発光素子182が発生する光を光センサが受光できるような構造にしておけば、第一スイッチング配線187と第二スイッチング配線188に印加する電圧をオンオフすることにより、発光素子をオンオフすることが可能になり、さらに、光センサスイッチング第一用配線206aおよび第二配線206bに印加する電圧をオンオフすることにより、所望のときに発光素子182の光度を光度モニタ209により検出することができる。

【0038】

図4は、図3に示す構造において、光センサ209の陽極を光センサスイッチング第二トランジスタ208bのソース193dに、陰極を電流検出端子210に、また、ドレイン195dをグランド195にそれぞれ接続した場合である。

【0039】

図5は、発光表示装置における、光センサ1、発光素子196、第一スイッチング配線187、第二スイッチング配線188、光センサスイッチング第一配線206a、および、光センサスイッチング第二配線206bの配置図である。ここでは、電流印加配線およびグランド配線は省略してある。

【0040】

第一スイッチング配線187、第二スイッチング配線188および光センサスイッチング配線206は図のように配置されており、第一スイッチング配線187および第二スイッチング配線188には発光素子196が、光センサスイッチング第一配線206a、第二配線206bには光センサ1がそれぞれ接続されている。この構造では、電位を印加する第一スイッチング配線187と第二スイッチング配線188の組み合わせを選択することにより、任意の発光素子196を発光させることができる。また、電位を印加する光センサスイッチング第一配線206aおよび第二配線206bの組み合わせを選択することにより、任意の光センサの検出する光度に対応する電流を測定することができる。

【0041】

図6は、図4に示す発光素子周辺の回路概略図のより詳細な概略図であり、グランド配線186および電流供給配線189を示してある。

【0042】

図7は、図6に示す構造の場合において、グランド配線186と第一スイッチング配線187を共通にし、グランド配線と兼ねられた第一スイッチング配線211とした場合である。

【0043】

グランド配線は、第一スイッチング配線187だけではなく、第二スイッチング配線188、光センサスイッチング第一配線206a、または、光センサスイッチング第二配線206bと兼ねる場合もある。

【0044】

図8(a)は、図3に示す構造において、発光素子182の陽極側を電流源191に、陰極側を電流印加トランジスタ184のソース193bに、ドレイン195bをグランドにそれぞれ接続した場合である。

【0045】

図8(b)は、図8(a)に示す構造において、光センサ209の陽極を光センサスイッチング第二トランジスタ208bのソース193dに、陰極を電流検出端子210に、また、ドレイン195dをグランド195にそれぞれ接続した場合である。

【0046】

図9は、図8に示す構造の場合において、グランド配線186と第一スイッチング配線187を共通にし、グランド配線と兼ねられた第一スイッチング配線211とした場合である。

【0047】

図10は、図9に示す構造の場合において、グランド配線186と第一スイッチング配線187を共通にし、グランド配線と兼ねられた第一スイッチング配線211とした場合である。

【0048】

グランド配線は、第一スイッチング配線187だけではなく、第二スイッチング配線188、光センサスイッチング第一配線206a、または、光センサスイッチング第二配線206bと兼ねる場合もある。

【0049】

次に、図3～図10に回路概略図を示した本発明の発光素子およびその周辺のより詳細な構造について説明する。

【0050】

図11は、本発明を適用した発光素子周辺の代表的な構造縦断面図である。これは、図に向かって上方に発光する素子の場合である。図には、発光素子部213、発光素子への電流印加素子部212、および、光センサ部214を示してある。

【0051】

この構造では、基板10上にバリア層22が形成されている。その上には薄膜半導体(TFT=thin film transistor)のチャンネル領域(ゲート領域)23、ソース領域24aおよびドレイン領域24bが図のように形成されている。その上には、ゲート絶縁膜25が形成されている。ゲート絶縁膜25のうち、TFTのソース部およびドレイン部24上に位置する部分は穴が開けられている。ゲート絶縁膜の上でかつTFTのチャンネル領域23上に位置する部分にはゲート電極26が形成されている。ゲート電極26は配線部(図では示さず)に接続されている。その上には第一層間絶縁膜27が形成されているが、ソース部およびドレイン部24の上に位置する部分は穴が空けられている。この穴の部分には、ソース部およびドレイン部24と接触するようにソース電極28aおよびドレイン電極28bが形成されている。その上には、さらに第二層間絶縁膜29がソース電極24a上を除いて図のように形成されている。ここでは示していないが、ドレイン電極24bはスイッチング素子と接続されている。これらの上には、下電極13のパターンがソース電極24aに接触するように形成されている。その上に発光材料層12および上電極11が順次形成されている。

【0052】

発光材料層12としては、電子注入輸送層/発光層/ホール注入輸送層からなる3層膜、電子注入輸送層を兼ねる発光層/ホール注入輸送層からなる2層膜、または電子注入輸送層とホール注入輸送層を兼ねる発光層からなる単層膜が用いられる。ホール注入輸送層は、上電極と下電極のうち、発光材料層に電流を供するため電圧を印加する際に陽極とされる電極と発光層との間に設けられる。電子注入輸送層は、上電極と下電極のうち、発光材料層に電流を供するため電圧を印加する際に陰極とされる電極と発光層との間に設けられる。

【0053】

また、ここでは発光材料層12および上電極11がパターン化されている場合を示しているが、これらは複数の素子にまたがる大きなパターンである場合もある。

【0054】

素子の発光部は、下電極13と上電極11とが重なっている領域になる。この構造での発光方向は図の上方向である。

【0055】

上電極11の上には第三層間絶縁層30が図のように形成されている。第三層間絶縁層30の上には、透明電極膜からなるセンサ部下電極31のパターンが形成されている。センサ部下電極31のパターンは配線部(図では示さず)に接続されている。第二透明電極パターン31上にはp型半導体32およびn型半導体33からなるpn接合が形成されている。この上には、センサ部上電極34が形成されており、配線部に接続されている(図では示さず)。なお、後述するが、センサ部はこのような形に限定されない。

【0056】

図12は、図11に示す断面構造の素子を適用した場合の配線部を含む素子周辺部の典型的な平面図である。第一スイッチング用配線(ゲート線)187はスイッチング用トランジスタ183のゲート部194aに接続されている。第二スイッチング用配線(データ線)188は、スイッチング用トランジスタ183のソース部193aに接続されている。スイッチング用トランジスタ183のドレイン部は、電流印加トランジスタ184のゲート部194bに接続されているのと同時に、グランド配線186との間に形成された電圧保持用コンデンサー185の片方の端子(図では185の下側)に接続されている。電圧保持用コンデンサー185のもう一方の端子(図では185の上側)はグランド配線186に接続されている。電流印加トランジスタのソース部193bは下電極13に接続されている。図の全面には、発光材料層およびその上に上電極層が形成されており(図示せず)、上電極は電流供給源(図示せず)に接続されている。発光部は下電極13のパターンで規定される。電流印加トランジスタ184のドレン195bはグランド配線186に接続されている。発光素子の一部上には、pn接合203をセンサ部上電極204およびセンサ部下電極である第二透明電極200で挟んだ構造

からなる光センサが形成されている。図では見えないが、pn接合のn型半導体が下電極と、p型半導体が上電極とそれぞれ接している。第二透明電極200はグランド配線186に、センサ部上電極204は光センサスイッチング第二トランジスタ208bのドレイン部195dにそれぞれ接続されている。光センサスイッチング第二トランジスタ208bのソース部193dは光センサ電流検出配線207に、ゲート部194dは光センサスイッチング第一トランジスタ208aのドレイン195cに、ゲート194cは光センサスイッチング第一配線206aに、ソース193cは光センサスイッチング第二配線206bにそれぞれ接続されている。

【0057】

次に、本発明を適用した発光素子(図11に示した構造)の代表的な製造方法を図13(a)～(f)、図14(g)～(k)、図15(l)～(o)、図16(p)～(r)を参照して説明する。ここでは、下電極は陰極、上電極は陽極とする。

【0058】

まず、図13(a)に示すように基板10を用意する。基板10は、例えば無アルカリガラスである。この基板上に、図13(b)に示すように、バリア層22をスパッタやCVD(chemical vapor deposition)により形成する。その上に、図13(c)のように、スパッタやCVD、典型的には500°C程度の温度を印加したLP(low pressure) CVD法によりシリコン120を形成し、レーザー照射により多結晶化させる。次に、図13(d)のように、ゲート絶縁膜25をスパッタやCVDにより形成する。典型的にはリモートプラズマCVD法によりSiO₂を成膜する。その上に、図13(e)のように、ゲート電極26のパターンを形成する。ゲート電極パターンの形成は、例えばスパッタや蒸着によりゲート電極膜、典型的にはWSiを成膜した上に、フォトレジストをスピンドルコートにより塗布し、光学マスクを用いた露光と現像によりフォトレジストをパターン化し、その上からミリングによりフォトレジストパターンのない部分のゲート電極膜を取り除き、最後にフォトレジストを溶媒に溶解させる等の方法で取り除くことにより形成する。次に、シリコン形成部以外をレジストで覆った後にボロンやリンをイオンドーピングし、図13(f)に示すように、ソース部およびドレイン部を形成する。そして、ソース部お

およびドレイン部を活性化するために、典型的には550°C程度の温度で熱処理をする。次に、図14 (g) に示すように、スパッタやCVDにより第一層間絶縁膜、典型的にはSiO₂を形成し、次いでソース・ドレイン部に形成されているゲート絶縁膜および第一層間絶縁膜を取り除く。この際も、上述したゲート電極26パターン化の際の手法を用いることができる。次に、図14 (h) に示すように、ソース・ドレイン電極28、典型的にはAlのパターンを形成する。この際も、上述したゲート電極26パターン化の際の手法を用いることができる。この上に、図14 (i) のように、第二層間絶縁膜29、典型的にはSiO₂のパターンを形成する。この際も、上述したゲート電極26パターン化の際の手法を用いることができる。次に、下電極13のパターンを図14 (j) のように形成する。この際も、上述したゲート電極26パターン化の際の手法を用いることができる。その上に、図14 (k) に示すように、発光材料層12のパターンを形成する。この際には、メタルマスクを用いた蒸着法やインクジェット噴出ヘッドを用いた形成手法が用いられる。その上に、図15 (l) に示すように、上電極11を形成する。上電極11はスパッタ、CVDもしくはスピンドルコートの手法により成膜される。この上に、第三層間絶縁層30、典型的にはSiO₂をスパッタもしくはCVDにより図15 (m) のように形成する。さらに、その上に、センサ部下電極31のパターンをスパッタにより図15 (n) のように形成する。この際は、上述したゲート電極26パターン化の際の手法を用いることができる。次に、図15 (o) のように、n型半導体32を、典型的にはP(リン)をドーピングしたSiをスパッタにより成膜し、構造安定化のための熱処理を施すことにより形成する。次に、例えればイオンドーピング法によりB(ボロン)をドーピングし、Si層の上側を図16 (p) に示したようにp型半導体33とすることにより、pn接合を形成する。次に、pn接合を図16 (q) に示すようにパターン化する。この際は、上述したゲート電極26パターン化の際の手法を用いることができる。次に、センサ部上電極34のパターンを図16 (r) のように形成する。この際にも、上述したゲート電極26パターン化の際の手法を用いることができる。

【0059】

発光素子を構成する各部材には代表的なものとして、以下のものを用いること

ができる。

【0060】

下電極（陰極）としては、特に限定するものではないが、好ましくはTi、Al、AlLi、Cu、Ni、Ag、AgMg、Au、Pt、Pd、Ir、Cr、Mo、W、Ta等が挙げられる。

【0061】

このような下電極の厚さは、電子注入を十分行える一定以上の厚さを有すればよく、好ましくは50~500nm、特に50~300nmの範囲が好ましい。下電極に用いる金属の抵抗率は $1 \times 10^{-3} \sim 1 \times 10^{-6} \Omega \cdot \text{cm}$ の範囲が好ましい。

【0062】

下電極は蒸着法等によっても形成できるが、スパッタ法、さらにはDCスパッタ法により形成することが好ましい。DCスパッタ装置の電力としては、好ましくは0.1~10W/cm²、特に0.5~7W/cm²の範囲が好ましい。成膜レートとしては、0.1~100nm/min、特に1~30nm/minが好ましい。

【0063】

スパッタガスとしては特に限定するものではなく、Ar、He、Ne、Kr、Xe等の不活性ガス、あるいはこれらの混合ガスを用いればよい。このようなスパッタガスのスパッタ時における圧力としては、通常0.1~20Pa程度でよい。

【0064】

上電極（陽極）としては、好ましくは発光した光の透過率が80%以上となるような材料および厚さにすることが好ましい。具体的には、酸化物透明導電薄膜が好ましく、例えば、錫ドープ酸化インジウム(ITO)、亜鉛ドープ酸化インジウム(IZO)、酸化インジウム(In₂O₃)、酸化スズ(SnO₂)および酸化亜鉛(ZnO)のいずれかを主組成としたものが好ましい。特に亜鉛ドープ酸化インジウム(IZO)が好ましい。素子の信頼性を向上させるために駆動電圧を低くし、高効率化を図るために低抵抗率の陽極材料が必要であるが、このIZOは成膜直後の抵抗が十分低いため、加熱処理の必要がなく、有機EL素子が加熱により損傷を受けることもほとんどない。

【0065】

これらの酸化物はその化学量論組成から多少偏倚していてもよい。例えば、ITOでは、通常 In_2O_3 と SnO_2 とを化学量論組成で含有するが、酸素量は多少これから偏倚していてもよい。

【0066】

ITOでは、 In_2O_3 に対し SnO_2 の混合比は 1~20 質量%が好ましく、さらには 5~12 質量%が好ましい。IZOでは、 In_2O_3 に対し ZnO_2 の混合比は 12~32 質量%が好ましい。

【0067】

上電極を成膜するにはスパッタ法が好ましい。スパッタ法としては RF 電源を用いた高周波スパッタ法等も可能であるが、成膜する上電極の膜物性の制御のしやすさや、成膜面の平滑度等を考慮すると DCスパッタ法を用いることが好ましい。

【0068】

DCスパッタ装置としては、マグнетロンDCスパッタ装置であることが好ましく、磁場強度としては、ターゲット上の磁束密度Bが好ましくは 500~2000 Gauss、特に 800~1500 Gauss 程度が好ましい。ターゲット上の磁束密度は大きいほど好ましい。磁束密度を大きくして磁場強度を強くすると、ターゲット付近に電子を閉じこめるような電極構造をとることによってプラズマ中のスパッタガスの陰極ターゲットに衝突するイオン数が増加し、プラズマ密度が大きくなる。プラズマ密度が大きくなると、プラズマ中で粒子同士の衝突頻度が増し、運動エネルギーの一部が失われ、スパッタされた粒子が基板上に穏やかに堆積することになる。ターゲット上に磁場を得る方法としては、特に限定されるものではないが、ターゲットの裏面側、特に冷却部内に磁石を配置することが好ましい。このような磁場を与える磁石として、例えば、Fe-Nd-B、Sm-Co、フェライト、アルニコ等が挙げられ、中でも Fe-Nd-B、Sm-Co が大きな磁束密度が得られるので好ましい。

【0069】

バイアス電圧としては、ターゲット-基板（バイアス電極）間の電圧が、好ま

しくは100~300V、特に150~250Vの範囲が好ましい。バイアス電圧が高すぎると粒子の加速度が大きくなり、電極層にダメージを与えやすくなる。また、バイアス電圧が低すぎるとプラズマ放電を維持できなくなったり、プラズマ密度が低くなり上記のような効果が得にくくなる。

【0070】

なお、磁場強度、バイアス電圧とも上記範囲の中で、使用環境、装置の規模等に合わせて最適な値に調整することが好ましい。

【0071】

DCスパッタ装置の電力としては、好ましくは0.1~10W/cm²、特に0.5~7W/cm²の範囲が好ましい。また、成膜レートはマグネットなどの装置の条件にもよるが、好ましくは5~100nm/min、特に10~50nm/minの範囲が好ましい。スパッタ時の成膜条件としては、電極形成で通常使用されているガス圧、例えば、0.1~0.5Pa、基板-ターゲット間距離4~10cmの範囲とすればよい。

【0072】

スパッタガスは、通常のスパッタ装置に使用される不活性ガスや、反応性スパッタではこれに加えてN₂, H₂, O₂, C₂H₄, NH₃等の反応性ガスが使用可能であるが、好ましくはAr, Kr, Xeのいずれか、あるいはこれらの少なくとも1種以上のガスを含む混合ガスを用いることが好ましい。これらのガスは不活性ガスであり、かつ、比較的原子量が大きいため好ましく、特にAr, Kr, Xe単体が好ましい。Ar, Kr, Xeガスを用いることにより、スパッタされた原子が基板まで到達する途中、上記ガスと衝突を繰り返し、運動エネルギーを減少させて基板に到着する。このことからスパッタされた原子の持つ運動エネルギーが有機EL構造体に与える物理的ダメージが少なくなる。また、Ar, Kr, Xeの少なくとも1種以上のガスを含む混合ガスを用いてもよく、このような混合ガスを用いる場合、Ar, Kr, Xeの分圧の合計は50%以上として主スパッタガスとして用いることが好ましい。このようにAr, KrまたはXeのいずれか少なくとも1種と任意のガスを組み合わせた混合ガスを用いることにより、本発明の効果を維持したまま、反応性スパッタを行うこともできる。

【0073】

上電極の厚さは、ホール注入輸送を十分行える一定以上の厚さを有すればよく、好ましくは50～500nm、さらには50～300nmの範囲が好ましい。上電極の厚さの上限は特に制限はないが、あまり厚いと剥離などの心配が生じる。厚さが薄すぎると、製造時の膜強度やホール輸送能力の点で問題がある。

【0074】

次に、本発明の有機EL構造体に設けられる有機物層について述べる。

【0075】

発光層は、ホール（正孔）および電子の注入機能、それらの輸送機能、ホールと電子の再結合により励起子を生成させる機能を有する。発光層には比較的電子的にニュートラルな化合物を用いることが好ましい。

【0076】

ホール注入輸送層は、上電極からのホールの注入を容易にする機能、ホールを安定に輸送する機能および電子を妨げる機能を有し、電子注入輸送層は、陰電極からの電子の注入を容易にする機能、電子を安定に輸送する機能およびホールを妨げる機能を有するものであり、これらの層は、発光層に注入されるホールや電子を増大・閉じこめさせ、再結合領域を最適化させて発光効率を改善する。

【0077】

発光層の厚さ、ホール注入輸送層の厚さ、および、電子注入輸送層の厚さは特に限定されず、形成方法によっても異なるが、通常、5～500nm程度、特に10～300nmとすることが好ましい。

【0078】

ホール注入輸送層の厚さおよび電子注入輸送層の厚さは、再結合・発光領域の設計によるが、発光層の厚さと同程度もしくは1/10～10倍程度とすればよい。ホールもしくは電子の各々の注入層と輸送層とを分ける場合は、注入層は1nm以上、輸送層は1nm以上とするのが好ましい。このときの注入層、輸送層の厚さの上限は、通常、注入層で500nm程度、輸送層で500nm程度である。このような膜厚については注入輸送層を2層設けるときも同じである。

【0079】

本発明の発光層には発光機能を有する化合物である蛍光性物質を含有させる。このような蛍光性物質としては、例えば、特開昭63-264692号公報に開示されているような化合物、例えばキナクリドン、ルブレン、スチリル系色素等の化合物から選択される少なくとも1種が挙げられる。また、トリス(8-キノリノラト)アルミニウム等の8-キノリノールないしその誘導体を配位子とする金属錯体色素などのキノリン誘導体、テトラフェニルブタジエン、アントラセン、ペリレン、コロネン、12-フタロペリノン誘導体等が挙げられる。さらには、特願平6-110569号のフェニルアントラセン誘導体、特願平6-114456号のテトラアリールエテン誘導体等を用いることができる。

【0080】

また、それ自体で発光が可能なホスト物質と組み合わせて使用することが好ましく、ドーパントとしての使用が好ましい。このような場合の発光層における化合物の含有量は0.01~10質量%、さらには0.1~5質量%であることが好ましい。ホスト物質と組み合わせて使用することによって、ホスト物質の発光波長特性を変化させることができ、長波長に移行した発光が可能になるとともに、素子の発光効率や安定性が向上する。

【0081】

ホスト物質としては、キノリノラト錯体が好ましく、さらには8-キノリノールないしその誘導体を配位子とするアルミニウム錯体が好ましい。このようなアルミニウム錯体としては、特開昭63-264692号、特開平3-255190号、特開平5-70733号、特開平5-258859号、特開平6-215874号等に開示されているものを挙げることができる。

【0082】

具体的には、まず、トリス(8-キノリノラト)アルミニウム、ビス(8-キノリノラト)マグネシウム、ビス(ベンゾ(f)-8-キノリノラト)亜鉛、ビス(2-メチル-8-キノリノラト)アルミニウムオキシド、トリス(8-キノリノラト)インジウム、トリス(5-メチル-8-キノリノラト)アルミニウム、8-キノリノラトリチウム、トリス(5-クロロ-8-キノリノラト)ガリウム、ビス(5-クロロ-8-キノリノラト)カルシウム、5,7-ジクロル-8

—キノリノラトアルミニウム、トリス（5, 7-ジブロモ-8-ヒドロキシキノリノラト）アルミニウム、ポリ〔亜鉛（II）-ビス（8-ヒドロキシ-5-キノリニル）メタン〕等がある。

【0083】

また、8-キノリノールないしその誘導体のほかに他の配位子を有するアルミニウム錯体であってもよく、このようなものとしては、ビス（2-メチル-8-キノリノラト）（フェノラト）アルミニウム(III)、ビス（2-メチル-8-キノリノラト）（オルト-クレゾラト）アルミニウム(III)、ビス（2-メチル-8-キノリノラト）（メタ-クレゾラト）アルミニウム(III)、ビス（2-メチル-8-キノリノラト）（パラ-クレゾラト）アルミニウム(III)、ビス（2-メチル-8-キノリノラト）（オルト-フェニルフェノラト）アルミニウム(III)、ビス（2-メチル-8-キノリノラト）（メタ-フェニルフェノラト）アルミニウム(III)、ビス（2-メチル-8-キノリノラト）（パラ-フェニルフェノラト）アルミニウム(III)、ビス（2-メチル-8-キノリノラト）（2, 3-ジメチルフェノラト）アルミニウム(III)、ビス（2-メチル-8-キノリノラト）（2, 6-ジメチルフェノラト）アルミニウム(III)、ビス（2-メチル-8-キノリノラト）（3, 4-ジメチルフェノラト）アルミニウム(III)、ビス（2-メチル-8-キノリノラト）（3, 5-ジメチルフェノラト）アルミニウム(III)、ビス（2-メチル-8-キノリノラト）（3, 5-ジ-tert-ブチルフェノラト）アルミニウム(III)、ビス（2-メチル-8-キノリノラト）（2, 6-ジフェニルフェノラト）アルミニウム(III)、ビス（2-メチル-8-キノリノラト）（2, 4, 6-トリフェニルフェノラト）アルミニウム(III)、ビス（2-メチル-8-キノリノラト）（2, 3, 6-トリメチルフェノラト）アルミニウム(III)、ビス（2-メチル-8-キノリノラト）（2, 3, 5, 6-テトラメチルフェノラト）アルミニウム(III)、ビス（2-メチル-8-キノリノラト）（1-ナフトラト）アルミニウム(III)、ビス（2-メチル-8-キノリノラト）（2-ナフトラト）アルミニウム(III)、ビス（2, 4-ジメチル-8-キノリノラト）（オルト-フェニルフェノラト）アルミニウム(III)、ビス（2, 4-ジメチル-8-キノリノラト）（パラ-フェニルフェノラト）アル

ミニウム(III)、ビス(2,4-ジメチル-8-キノリノラト) (メターフェニルフェノラト) アルミニウム(III)、ビス(2,4-ジメチル-8-キノリノラト) (3,5-ジメチルフェノラト) アルミニウム(III)、ビス(2,4-ジメチル-8-キノリノラト) (3,5-ジ-tert-ブチルフェノラト) アルミニウム(III)、ビス(2-メチル-4-エチル-8-キノリノラト) (パラ-クレゾラト) アルミニウム(III)、ビス(2-メチル-4-メトキシ-8-キノリノラト) (パラ-フェニルフェノラト) アルミニウム(III)、ビス(2-メチル-5-シアノ-8-キノリノラト) (オルト-クレゾラト) アルミニウム(III)、ビス(2-メチル-6-トリフルオロメチル-8-キノリノラト) (2-ナフトラト) アルミニウム(III) 等がある。

【0084】

このほか、ビス(2-メチル-8-キノリノラト) アルミニウム(III) - μ -オキソービス(2-メチル-8-キノリノラト) アルミニウム(III)、ビス(2,4-ジメチル-8-キノリノラト) アルミニウム(III) - μ -オキソービス(2,4-ジメチル-8-キノリノラト) アルミニウム(III)、ビス(4-エチル-2-メチル-8-キノリノラト) アルミニウム(III) - μ -オキソービス(4-エチル-2-メチル-8-キノリノラト) アルミニウム(III)、ビス(2-メチル-4-メトキシキノリノラト) アルミニウム(III) - μ -オキソービス(2-メチル-4-メトキシキノリノラト) アルミニウム(III)、ビス(5-シアノ-2-メチル-8-キノリノラト) アルミニウム(III) - μ -オキソービス(5-シアノ-2-メチル-8-キノリノラト) アルミニウム(III)、ビス(2-メチル-5-トリフルオロメチル-8-キノリノラト) アルミニウム(III) - μ -オキソービス(2-メチル-5-トリフルオロメチル-8-キノリノラト) アルミニウム(III) 等であってもよい。

【0085】

このほかのホスト物質としては、特願平6-110569号に記載のフェニルアントラセン誘導体や特願平6-114456号に記載のテトラアリールエテン誘導体なども好ましい。

【0086】

発光層は電子注入輸送層を兼ねたものであってもよく、このような場合はトリス（8-キノリノラト）アルミニウム等を使用することが好ましい。これらの蛍光性物質を蒸着すればよい。

【0087】

また、必要に応じて発光層は、少なくとも一種以上のホール注入輸送性化合物と少なくとも1種以上の電子注入輸送性化合物との混合層とすることも好ましく、この混合層中にドーパントを含有させることが好ましい。このような混合層における化合物の含有量は、0.01～20質量%、さらには0.1～1.5質量%とすることが好ましい。

【0088】

混合層では、キャリアのホッピング伝導パスができるため、各キャリアは極性的に優勢な物質中を移動し、逆の極性のキャリア注入は起こりにくくなり、有機化合物がダメージを受けにくくなり、素子寿命が伸びるという利点がある。さらに、前述のドーパントをこのような混合層に含有させることにより、混合層自体のもつ発光波長特性を変化させることができ、発光波長を長波長に移行させることができるとともに、発光強度を高め、かつ、素子の安定性を向上させることができる。

【0089】

混合層に用いられるホール注入輸送性化合物および電子注入輸送性化合物は、各々、後述のホール注入輸送層用の化合物および電子注入輸送層用の化合物の中から選択すればよい。

【0090】

なかでも、ホール注入輸送層用の化合物としては、強い蛍光を持ったアミン誘導体、例えばホール輸送材料であるトリフェニルジアミン誘導体、さらにはスチリルアミン誘導体、芳香族縮合環を持つアミン誘導体を用いるのが好ましい。

【0091】

電子注入輸送性の化合物としては、キノリン誘導体、さらには8-キノリノールないしその誘導体を配位子とする金属錯体、特にトリス（8-キノリノラト）アルミニウム（Al₃）を用いることが好ましい。また、上記のフェニルアン

トラセン誘導体、テトラアリールエテン誘導体を用いるのも好ましい。

【0092】

この場合の混合比は、それぞれのキャリア移動度とキャリア濃度を考慮することで決定するが、一般的には、ホール注入輸送性化合物の化合物／電子注入輸送性化合物の質量比が、1／99～99／1、さらには10／90～90／10、特には20／80～80／20程度となるようになることが好ましい。

【0093】

混合層の厚さは、分子層一層に相当する厚みから、有機化合物層の膜厚未満とすることが好ましく、具体的には1～85nmとすることが好ましく、さらには5～60nm、特には5～50nmとすることが好ましい。

【0094】

混合層の形成方法としては、異なる蒸着源より蒸発させる共蒸着が好ましいが、蒸気圧（蒸発温度）が同程度あるいは非常に近い場合には、予め同じ蒸着ボーダ内で混合させておき、蒸着することもできる。混合層は化合物同士が均一に混合している方が好ましいが、場合によっては、化合物が島状に存在するものであってもよい。発光層は、一般的には、有機蛍光物質を蒸着するか、あるいは樹脂バインダー中に分散させてコーティングすることにより、発光層を所定の厚さに形成する。

【0095】

また、ホール注入輸送層には、例えば、特開昭63-295695号公報、特開平2-191694号公報、特開平3-792号公報、特開平5-234681号公報、特開平5-239455号公報、特開平5-299174号公報、特開平7-126225号公報、特開平7-126226号公報、特開平8-100172号公報、EP0650955A1等に記載されている各種有機化合物を用いることができる。例えば、テトラアリールベンジン化合物（トリアリールジアミンないしトリフェニルジアミン：TPD）、芳香族三級アミン、ヒドラゾン誘導体、カルバゾール誘導体、トリアゾール誘導体、イミダゾール誘導体、アミノ基を有するオキサジアゾール誘導体、ポリチオフェン等である。これらの化合物は2種以上を併用してもよく、併用するときは別層にして積層したり、混合

したりすればよい。

【0096】

ホール注入輸送層をホール注入層とホール輸送層とに分けて設層する場合は、ホール注入輸送層用の化合物の中から好ましい組合せを選択して用いることができる。このとき、上電極（ITO等）側からイオン化ポテンシャルの小さい化合物の層の順に積層することが好ましい。また、上電極表面には薄膜性の良好な化合物を用いることが好ましい。このような積層順については、ホール注入輸送層を2層以上設けるときも同様である。このような積層順とすることによって、駆動電圧が低下し、電流リークの発生やダークスポットの発生・成長を防ぐことができる。また、素子化する場合、蒸着を用いているので1~10nm程度の薄い膜も、均一かつピンホールフリーとすることができるため、ホール注入層にイオン化ポテンシャルが小さく、可視部に吸収をもつような化合物を用いても、発光色の色調変化や再吸収による効率の低下を防ぐことができる。ホール注入輸送層は、発光層等と同様に上記の化合物を蒸着することにより形成することができる。

【0097】

また、必要に応じて設けられる電子注入輸送層には、トリス（8-キノリノラト）アルミニウム（Alq3）等の8-キノリノールなしの誘導体を配位子とする有機金属錯体などのキノリン誘導体、オキサジアゾール誘導体、ペリレン誘導体、ピリジン誘導体、ピリミジン誘導体、キノキサリン誘導体、ジフェニルキノン誘導体、ニトロ置換フルオレン誘導体等を用いることができる。電子注入輸送層は発光層を兼ねたものであってもよく、このような場合はトリス（8-キノリノラト）アルミニウム等を使用することが好ましい。電子注入輸送層の形成は発光層と同様に蒸着等によればよい。

【0098】

電子注入輸送層を電子注入層と電子輸送層とに分けて積層する場合には、電子注入輸送層用の化合物の中から好ましい組み合わせを選択して用いることができる。このとき、陰電極側から電子親和力の値の大きい化合物の順に積層することが好ましい。このような積層順については電子注入輸送層を2層以上設けるときも同様である。

さらには、エヌ・ティー・エス社出版の“有機EL素子とその工業化最前線”48から49ページ、69から70ページ、および86から89ページに記載されているように、高分子系の発光材料として共役系高分子有機化合物の前駆体と少なくとも1種の蛍光物質を含む材料。前駆体としては例えばPPV（ポリパラフェニレンビニレン）、Ro-PPV、CN-PPV、MEH-PPV、DMOS-PPV等のポリパラフェニレン誘導体、PAT、PCHMT、POPT、PTOPT、PDCHT、PCHT、POPT等のポリチオフェン誘導体、PPP（ポリパラフェニレン）、RO-PPP、FP-PPP、PDAF等のポリパラフェニレン誘導体、PMPS、PPS、PMrPrS、PNPS、PBPS等のポリシラン誘導体、PAP A、PDPA等のポリアセチレン誘導体、PdPhQx、PQx、PVK、PPD等のその他誘導体、あるいはそれらにPerylene（ペリレン）、Qd-1、Coumarine6（クマリン6）、Qd-3、Qd-2、DCM1、BCzVBi、Rubrene、TPP、DCM2、Coumarin540（クマリン540）、Rhodamine6G（ローダミン6G）、Quinacridone（キナクリドン）、Sq、Pyanoline（ピアゾリン）、Decacylene（デカシクレン）、Phenoxazone（フェノザゾーネ）、Euなどの色素を添加した材料を用いることもできる。

【0099】

基板材料としては特に限定するものではなく、積層する導電体層の材質等により適宜決めることができ、例えば、A1等の金属材料や、ガラス、石英や樹脂等の透明ないし半透明材料、あるいは不透明であってもよく、この場合はガラス等のほか、アルミナ等のセラミックス、ステンレス等の金属シートに表面酸化などの絶縁処理を施したもの、フェノール樹脂等の熱硬化性樹脂、ポリカーボネート等の熱可塑性樹脂などを用いることができる。

【0100】

本発明の有機EL発光素子体は、通常、直流駆動型のEL素子として用いられるが、交流駆動またはパルス駆動とすることもできる。印加電圧は、通常、5～20V程度とされる。

【0101】

陽極バッファ層には銅フタロシアニン(CuPc)、m-MTDATAに代表されるスターバースとアミンと呼ばれる高分子アリールアミンが低分子系ではよく用いられる。また、トリフェニルアミン誘導体にルイス酸を作用させてラジカルカチオンを

形成し、導電性を高くした層を用いることもできる。また、高分子系ではポリアニリン(PAni)、ポリチオフェン(PEDOT)等の導電性ポリマーを用いることができる。陽極バッファ層は、発光層等と同様に上記の化合物を蒸着することにより形成することができる。

【0102】

スイッチング素子もしくは電流印加用素子にはトランジスタもしくはトランジスタをベースにする素子が用いられる。

【0103】

スイッチング用配線、電流印加用配線、第二スイッチング用配線、共通配線、グランド配線には、Al、Cu、Ta、Ru、WSiなどが用いられる。これらはスパッタ、蒸着、またはCVDにより形成される。

【0104】

また、凸レンズ状の透光体には、アクリル樹脂等の樹脂や、 SiO_2 などの透明素材が用いられる。

【0105】

また、スイッチング用トランジスタ、および電流印加用トランジスタのソース電極、ドレイン電極、およびゲート電極には、Al、Cu、Ta、Ru、WSiなどを用いることができる。これらはスパッタ、蒸着、またはCVDにより形成される。

【0106】

ゲート絶縁膜、第一層間絶縁膜、第二層間絶縁膜およびバリア層には、Al酸化物、Al窒化物、Si酸化物、Si窒化物あるいはこれらの混合物を用いることができる。

【0107】

光センサの構成としては、例えば、以下の構成を上下電極で挟んだ構造を用いることができる。

- ・ p型半導体／n型半導体からなるpn接合
- ・ n型半導体／p型半導体からなるpn接合
- ・ p型半導体／真性半導体／n型半導体からなる積層構造
- ・ n型半導体／真性半導体／p型半導体からなる積層構造

n型半導体、真性半導体、p型半導体は特に限定されず、公知のものを用いることができ、公知の方法に従って形成すればよい。

【0108】

また、光センサの下電極としては適当な透光性があれば特に限定されず、例えばITOが挙げられる。また、光センサの上電極としては特に限定されず、例えばAlが挙げられる。

【0109】

【実施例】

図1、図11および図12に示した構成および構造を用いて発光表示装置を試作した。一つの単位素子の大きさは $40\mu\text{m} \times 40\mu\text{m}$ 、表示部の大きさは $40\text{mm} \times 40\text{mm}$ である。

【0110】

これらの素子を試作する際に、基体には無アルカリガラスを、下電極層としてはAlLiを、正孔注入層としては α -NPD、電子注入輸送層と兼ねられた発光層としてはAlq3を用いた。陽極バッファ層には、ポリアニリンを用いた。上電極層にはIn酸化物とSnとの混合物を用いた。第一スイッチング配線、第二スイッチング配線、およびグランド線にはAlを用いた。

【0111】

スイッチング素子および電流印加素子としてはトランジスタを用いた。トランジスタのソース・ドレイン電極にはAlを、ゲート電極にはWSiを、ゲート絶縁膜、第一層間絶縁膜、第二層間絶縁膜、バリア層にはSi酸化物を用いた。

【0112】

光センサの下電極にはITOを、n型半導体にはSiにPをドープした材料を、p型半導体にはn型半導体にBをドープした材料を、上電極にはAlをそれぞれ用いた。

【0113】

各素子に内蔵された光センサにより素子の輝度を測定し、そのデータをもとに各素子を発光させる時間を調節することによって輝度補正(見え方の補正)を行った。

【0114】

比較のために、輝度補正を行わない同じ発光表示装置も用意した。

【0115】

これら二種類の発光表示装置の上電極からなる陽極部に5ボルトの電位を印加し、さらにすべてのスイッチング用配線(ゲート線)および第二スイッチング用配線(データ線)に5ボルトの電位を印加することにより、すべての素子を発光させ、加速通電試験(温度80°C、湿度90%)を行い、表示装置の見え方の違いを比較した。

【0116】

加速通電試験を開始してから100時間後に輝度補正を行った装置と行わない装置とで発光表示装置の見え方を目視観察により比較したところ、輝度補正を行わない装置は輝度むらや色むらが顕著に現れていたのに対し、輝度補正を行った装置では輝度むらや色むらが気にならないレベルにおさまっていた。発光素子の上に光センサを設け、各素子の光度測定値をもとに輝度低下を補正した結果、輝度むらや色むらが押さえられたのである。

【0117】

【発明の効果】

本発明によれば、発光輝度むらと色バランスの崩れが十分に抑制され、しかも、発光素子から発せられる光を効率よく光センサ部に導くことができるので素子の発光の強さを感度よく検出でき、また、発光素子部と光センサ部とが悪影響を及ぼし合うことが少ない発光体、および、この発光体を適用した発光システムを提供できる。

【図面の簡単な説明】

【図1】

本発明の発光システムを表す構成図である。

【図2】

本発明の発光体の配置例を表す平面図である。

【図3】

本発明の発光システムを表す回路概略図である。

【図4】

本発明の発光システムを表す回路概略図である。

【図5】

本発明の発光システムの配線の配置例を表す平面概略図である。

【図6】

本発明の発光システムを表す回路概略図である。

【図7】

本発明の発光システムを表す回路概略図である。

【図8】

(a)、(b)は、本発明の発光システムを表す回路概略図である。

【図9】

本発明の発光システムを表す回路概略図である。

【図10】

本発明の発光システムを表す回路概略図である。

【図11】

本発明の発光システムを表す断面概略図である。

【図12】

本発明の発光システムを表す平面概略図である。

【図13】

(a)～(f)は、本発明の発光システムの製造手順を表す断面概略図である

【図14】

(g)～(k)は、本発明の発光システムの製造手順を表す断面概略図である

【図15】

(l)～(o)は、本発明の発光システムの製造手順を表す断面概略図である

【図16】

(p)～(r)は、本発明の発光システムの製造手順を表す断面概略図である

【符号の説明】

- 1 光センサ
- 2 電流印加スイッチング素子
- 3 電流印加素子
- 4 発光素子
- 5 発光方向
- 6 発光量調整ユニット兼発光時間調整ユニット
- 7 光度検出ユニット
- 8 電流印加スイッチングユニット
- 9 光センサスイッチングユニット
- 10 基板
- 11 上電極
- 12 発光材料層
- 13 下電極
- 15 光センサスイッチング素子
- 22 バリア層
- 23 薄膜半導体(TFT部-ゲート領域)
- 24a 薄膜半導体(TFT部-ソース領域)
- 24b 薄膜半導体(TFT部-ドレイン領域)
- 25 ゲート絶縁膜
- 26 ゲート電極
- 27 第一の層間絶縁膜
- 28a ソース電極
- 28b ドレイン電極
- 29 第二の層間絶縁膜
- 30 第三層間絶縁膜
- 31 センサ部下電極
- 32 p型半導体
- 33 n型半導体

34 センサ部上電極

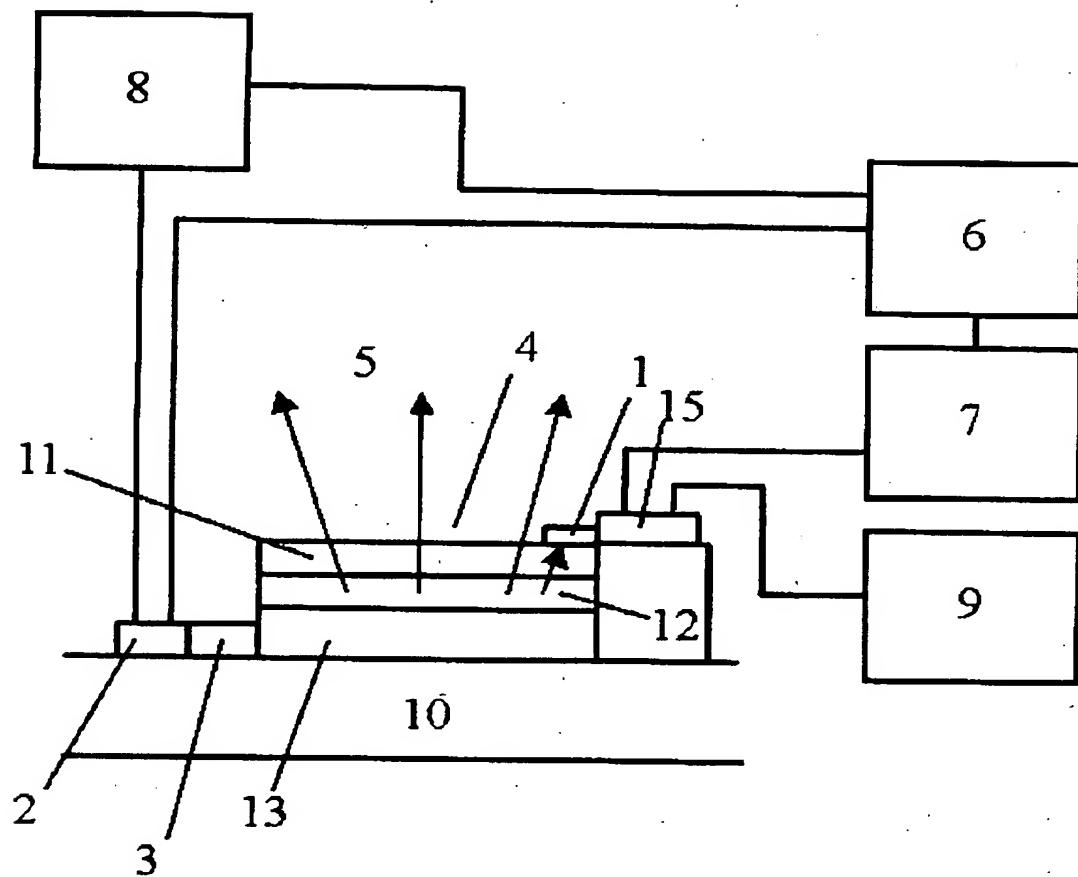
100 発光素子
101a 電流印加素子
101b スイッチング素子
102 第一透明素材
103 第二透明素材
104 第三透明素材
105 後付け凸レンズ
106 基板
107 第一色用発光素子パターン
108 第二色用発光素子パターン
109 第三色用発光素子パターン
120 シリコン
150 透明基板
151 透明基板端部
160 電極
161 発光層
162 上電極
165 基板
169 上電極面
170 界面
172 無効光
173 有効光
174 スイッチング用配線(ゲート線)
175 電流印加配線
176 共通配線
176a 第二スイッチング用配線(データ線)
176b グランド配線
180 上端面

- 181 単位素子
- 182 発光素子
- 183 スイッチング用トランジスタ
- 184 電流印加トランジスタ
- 185 電圧保持用コンデンサー
- 186 グランド配線
- 187 第一スイッチング用配線
- 188 第二スイッチング用配線
- 189 電流供給配線
- 190 グランド
- 191 電流源
- 192 共通配線
- 193a、193b、193c ソース部
- 194a、194b、194c ゲート部
- 195a、195b、195c ドレイン
- 196 発光素子
- 197 上電極パターン
- 200 センサ部下電極
- 201 第二透明電極とグランド配線との接合部
- 202 センサ電極
- 203 pn接合
- 204 センサ部上電極
- 205 センサ部上電極とセンサ電極との接合部
- 206a 光センサスイッチング第一配線
- 206b 光センサスイッチング第二配線
- 207 光センサ電流検出配線
- 208a 光センサスイッチング第一トランジスタ
- 208b 光センサスイッチング第二トランジスタ
- 209 光センサ

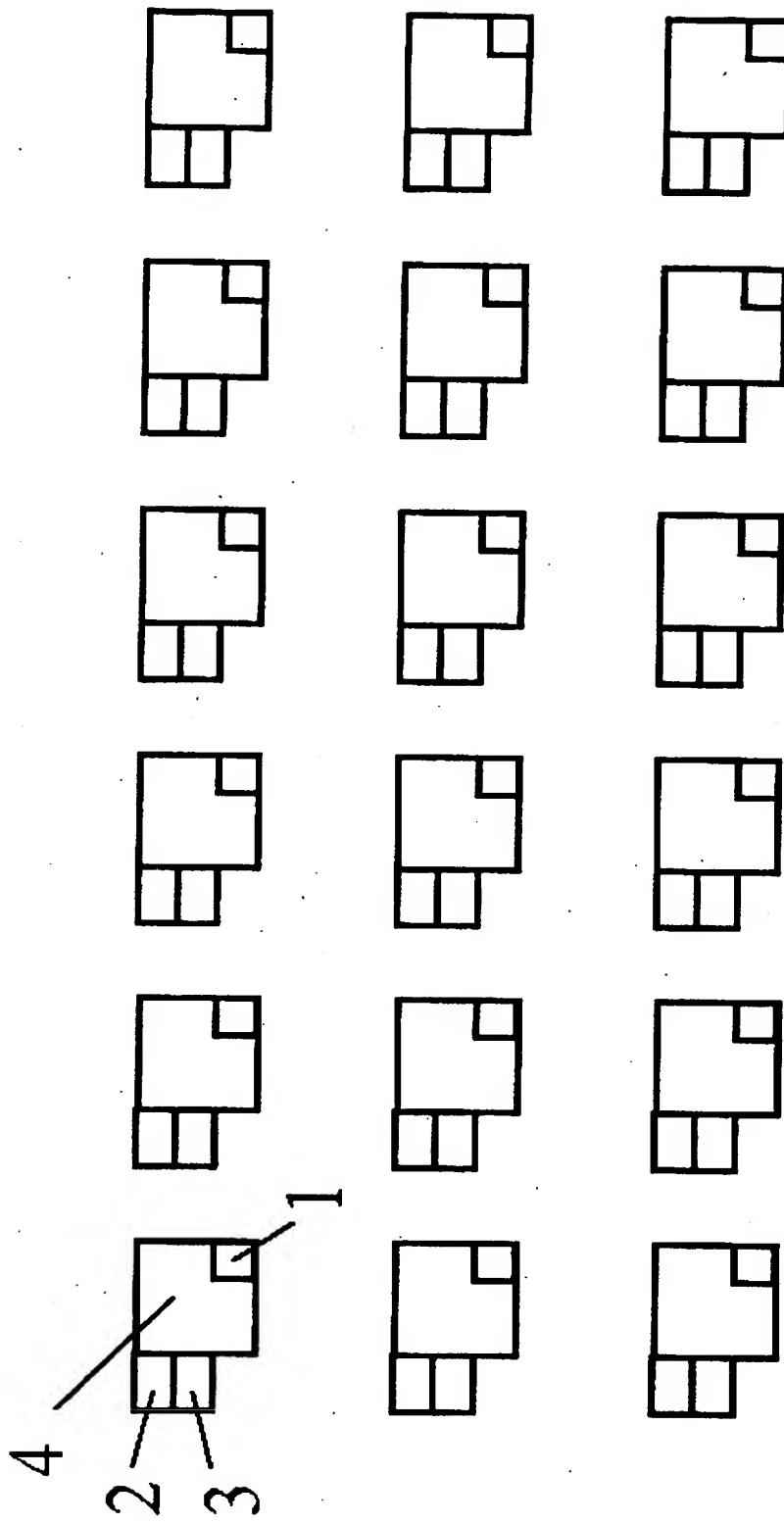
- 210 電流検出端子
- 211 グランド配線と兼ねられた第一スイッチング配線
- 212 電流印加素子部
- 213 発光素子部
- 214 光センサ部

【書類名】 図面

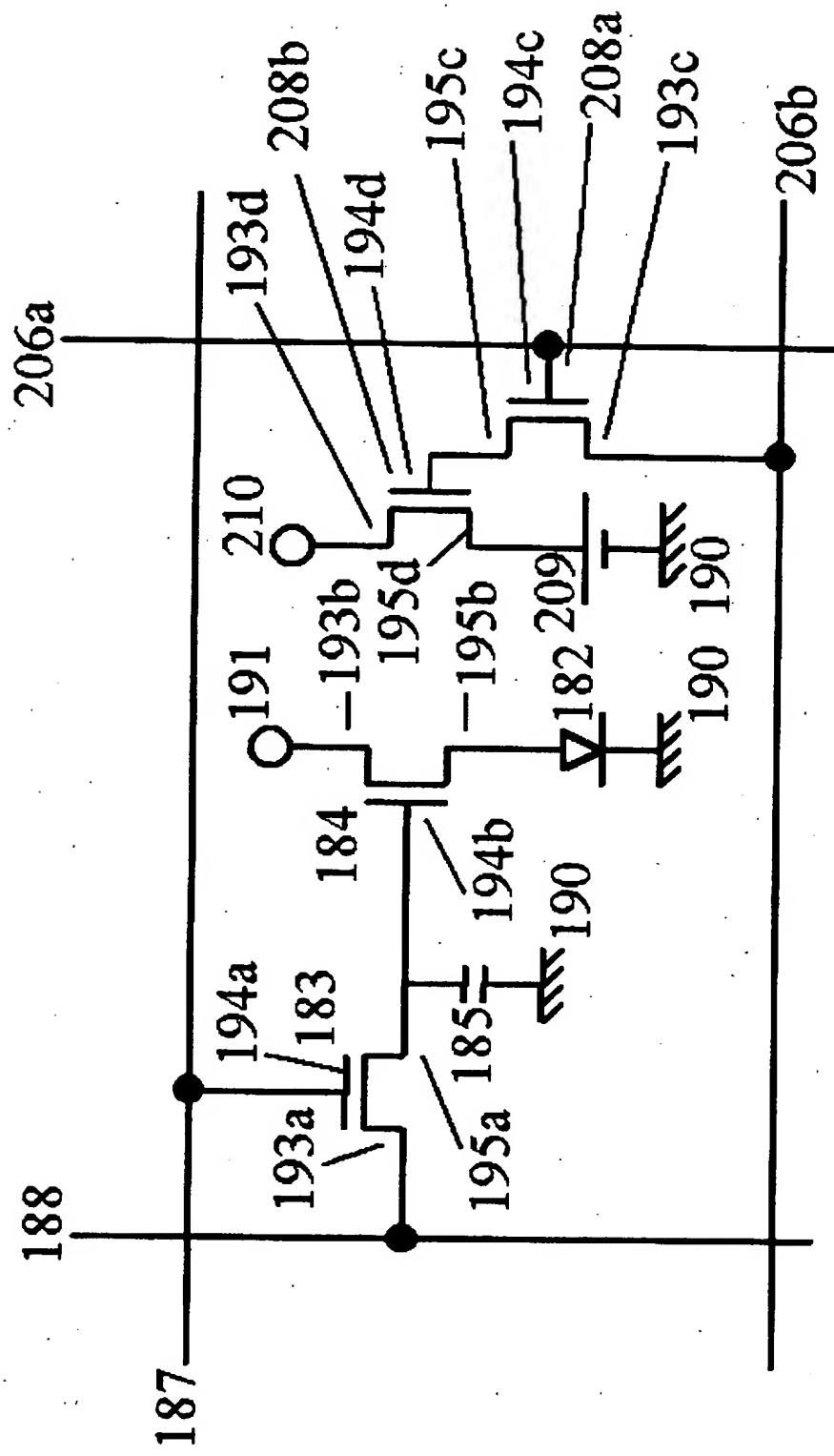
【図1】



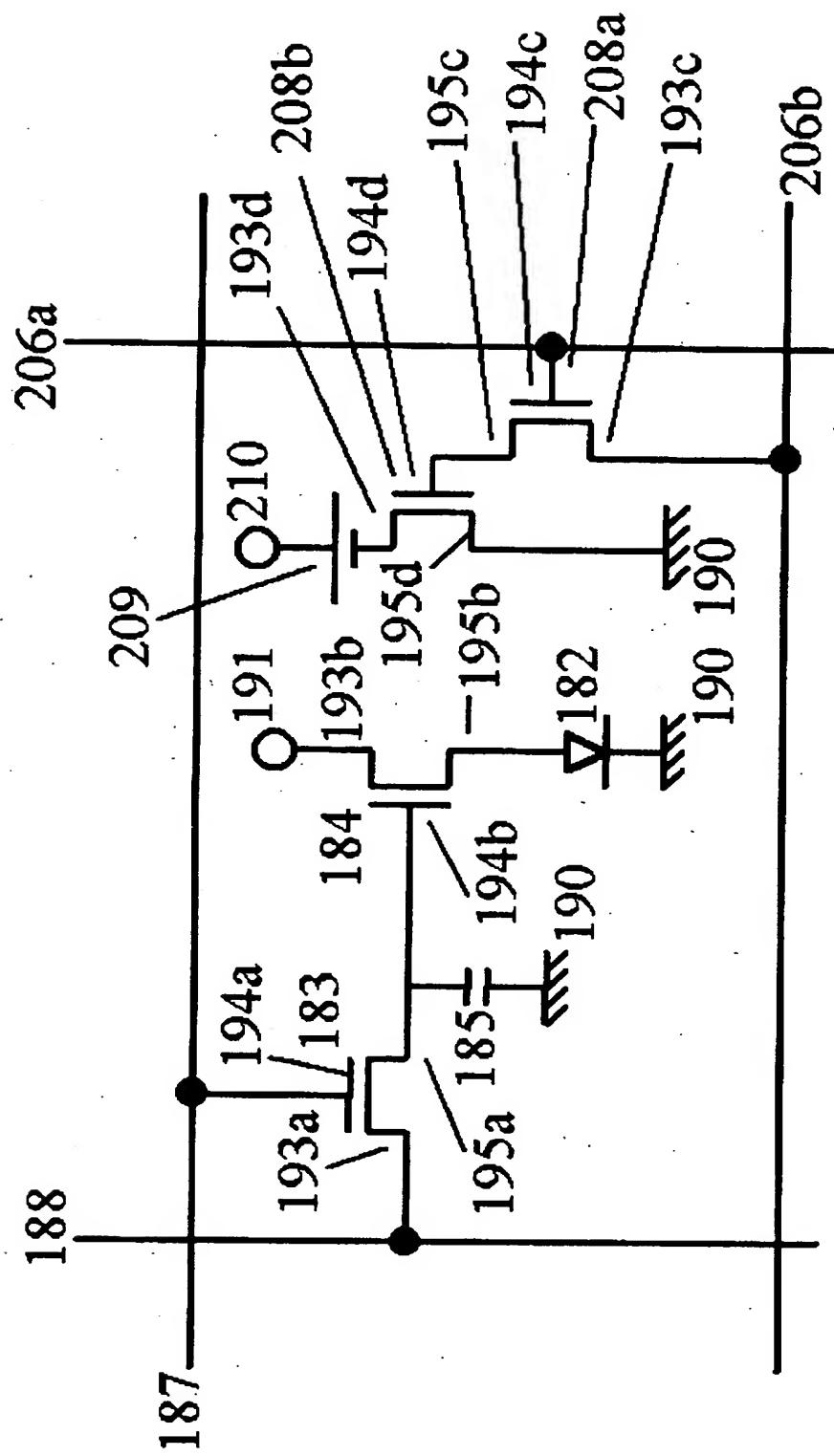
【図2】



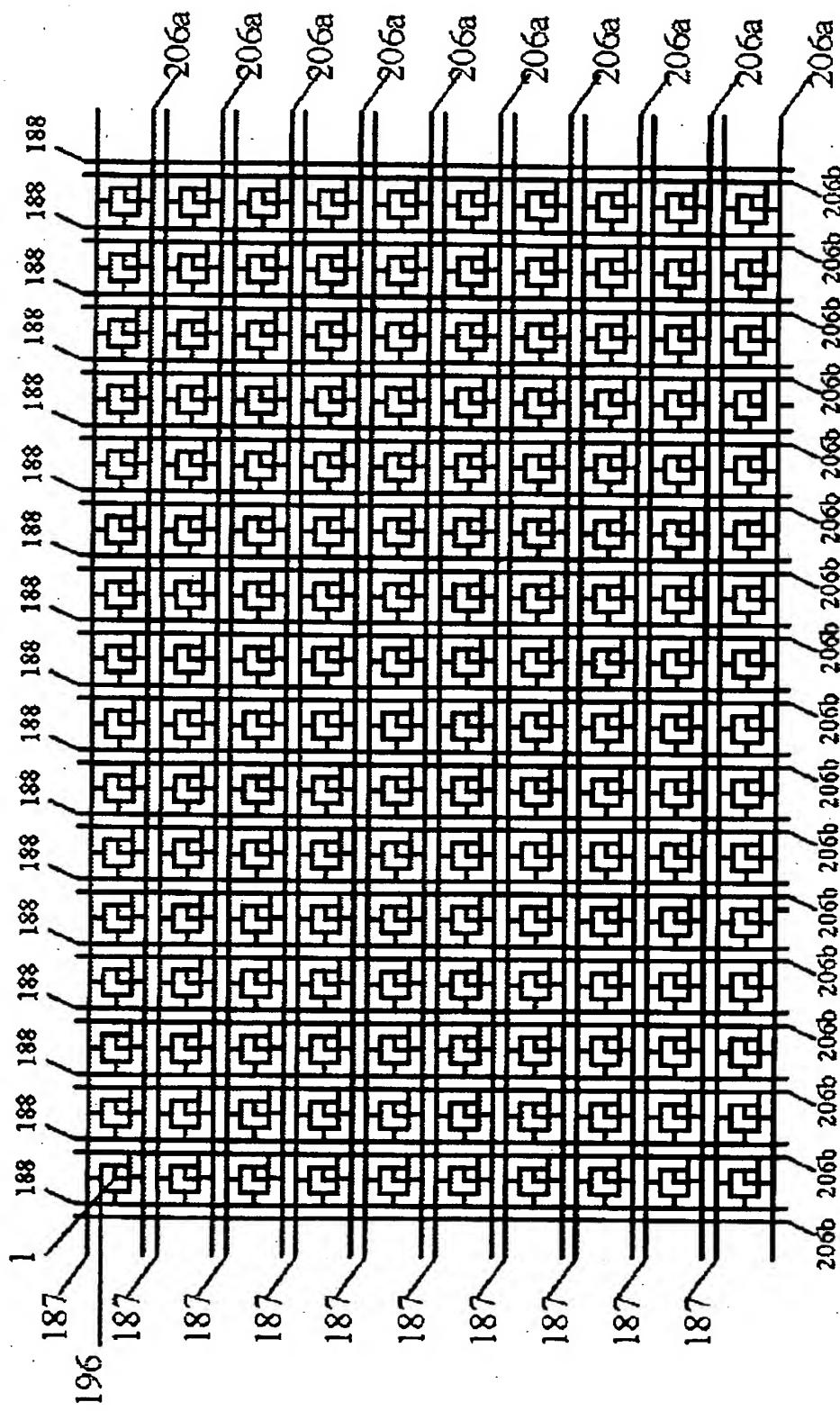
【図3】



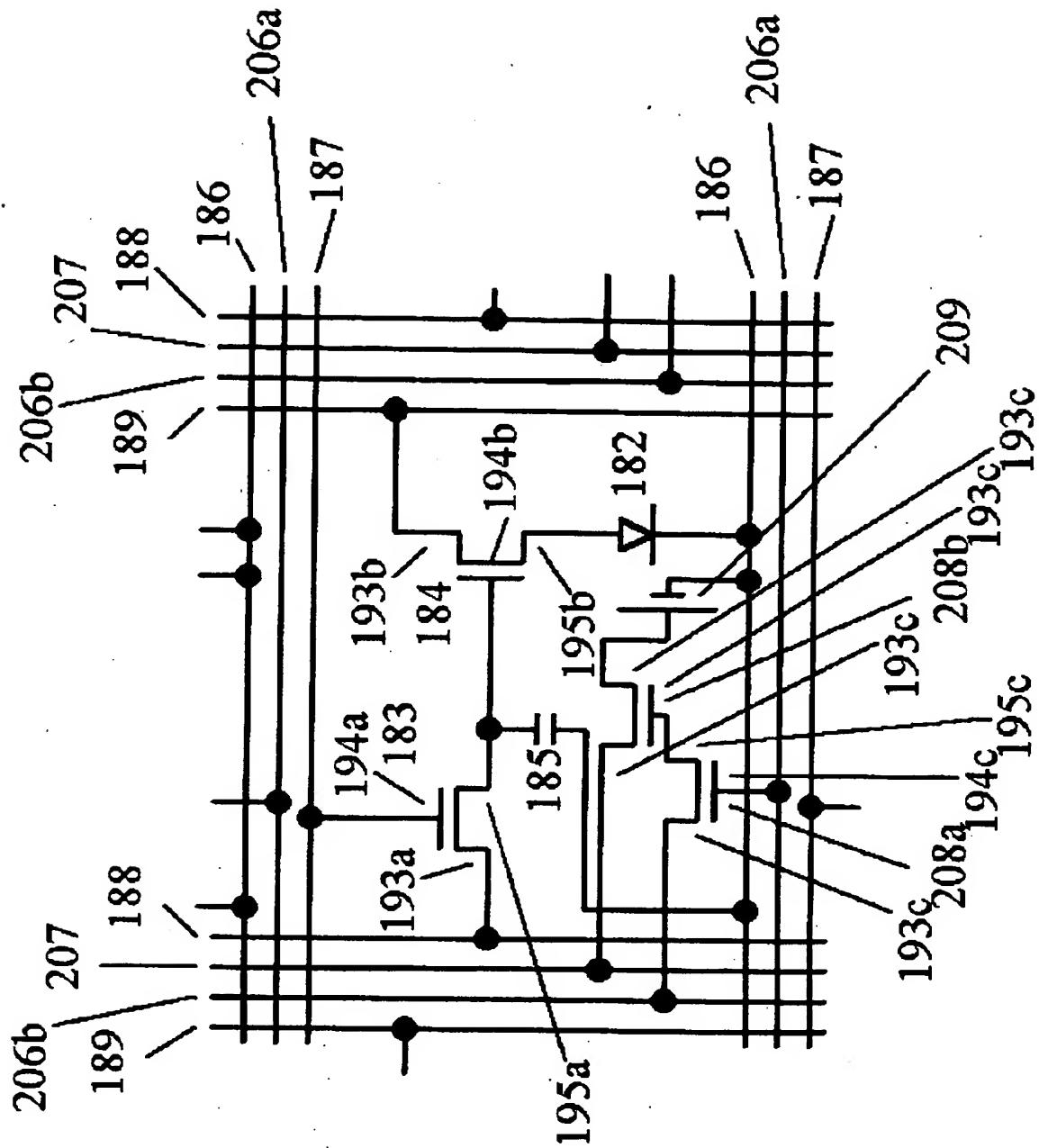
【図4】



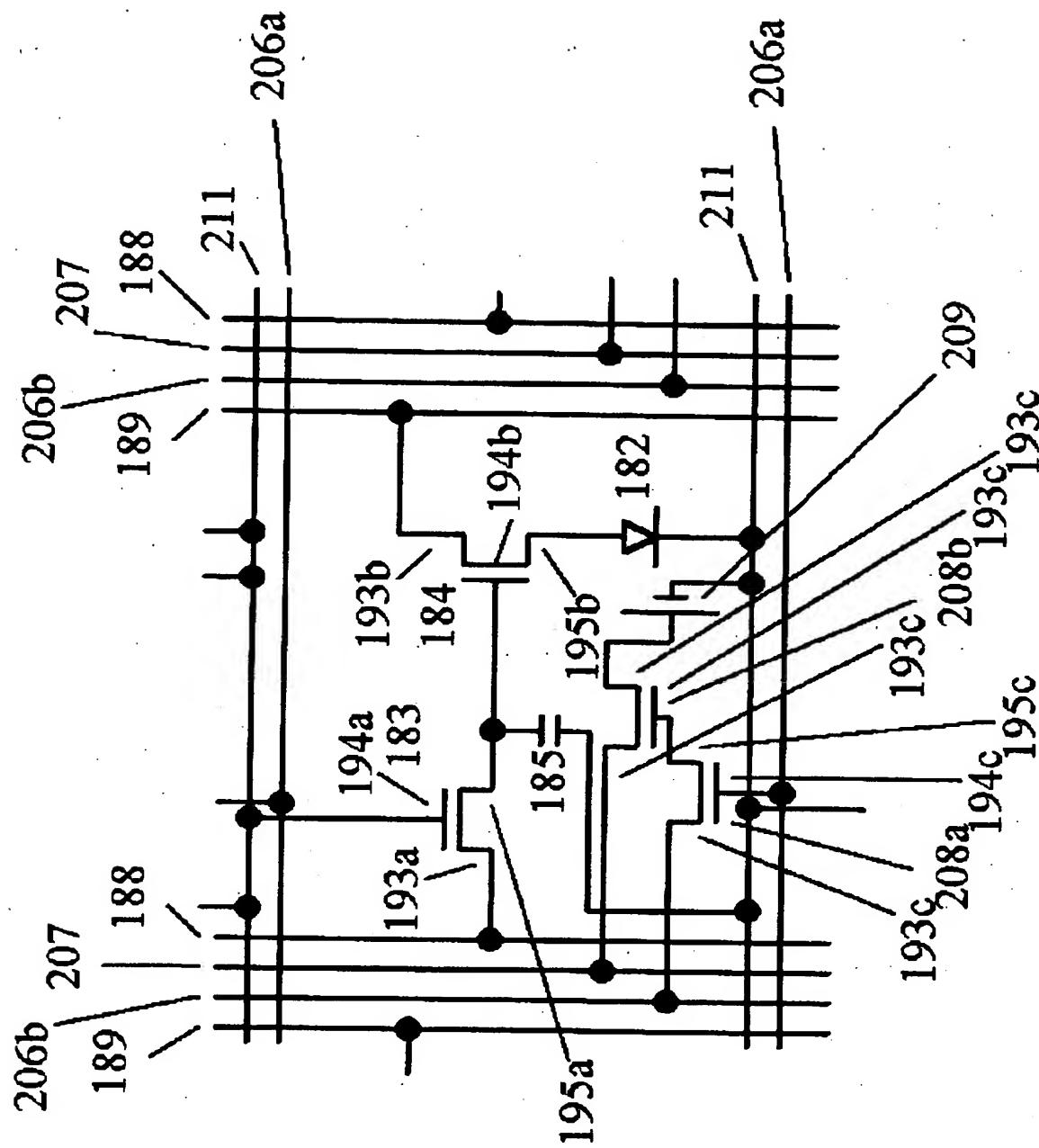
【図5】



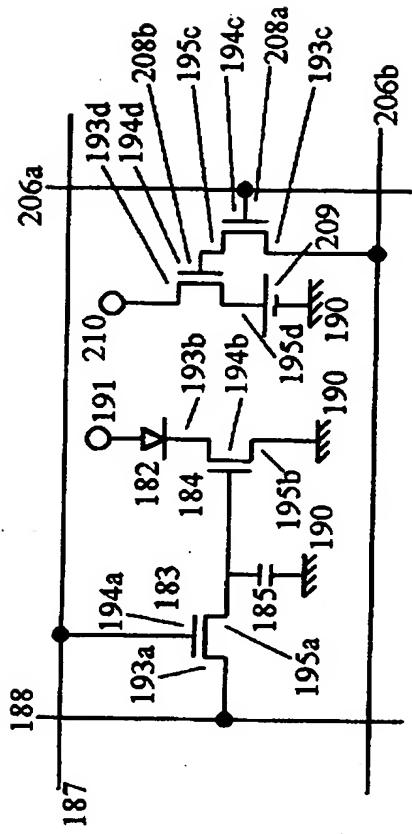
〔図6〕



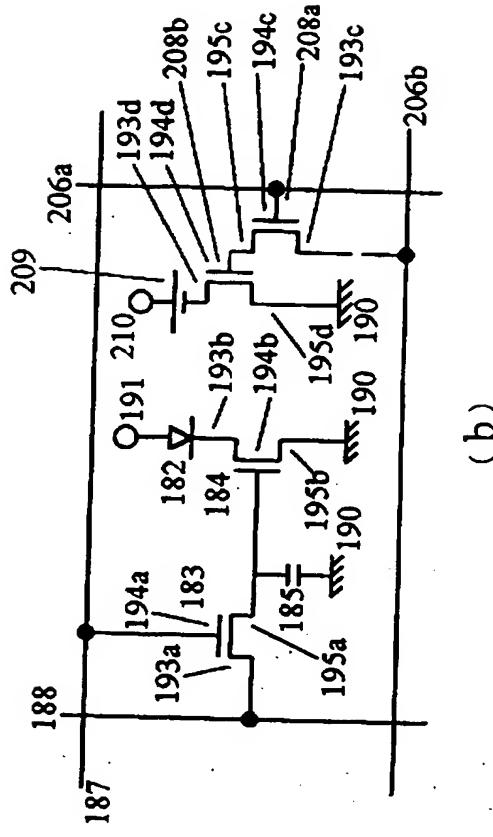
【図7】



〔図8〕

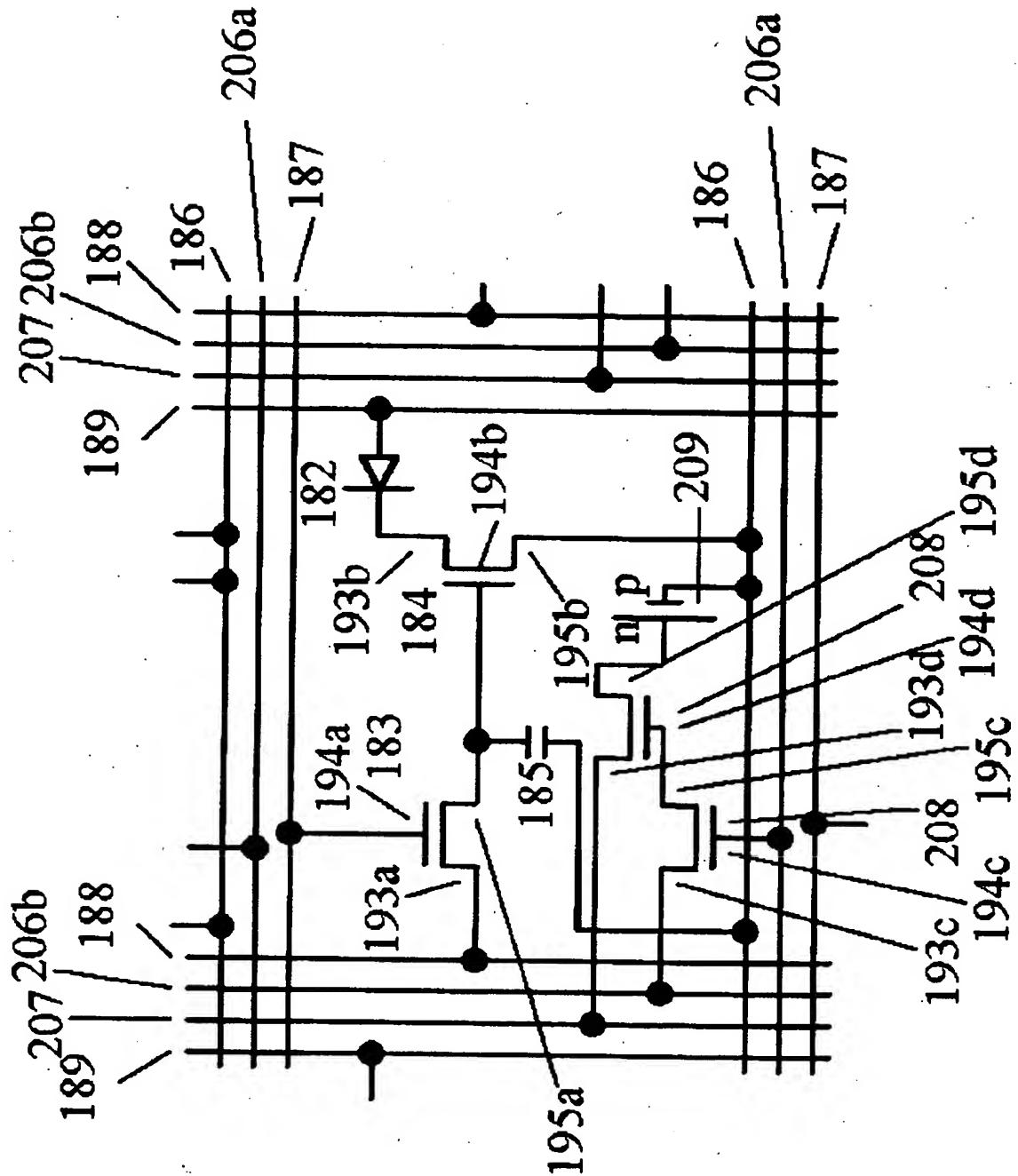


(a)

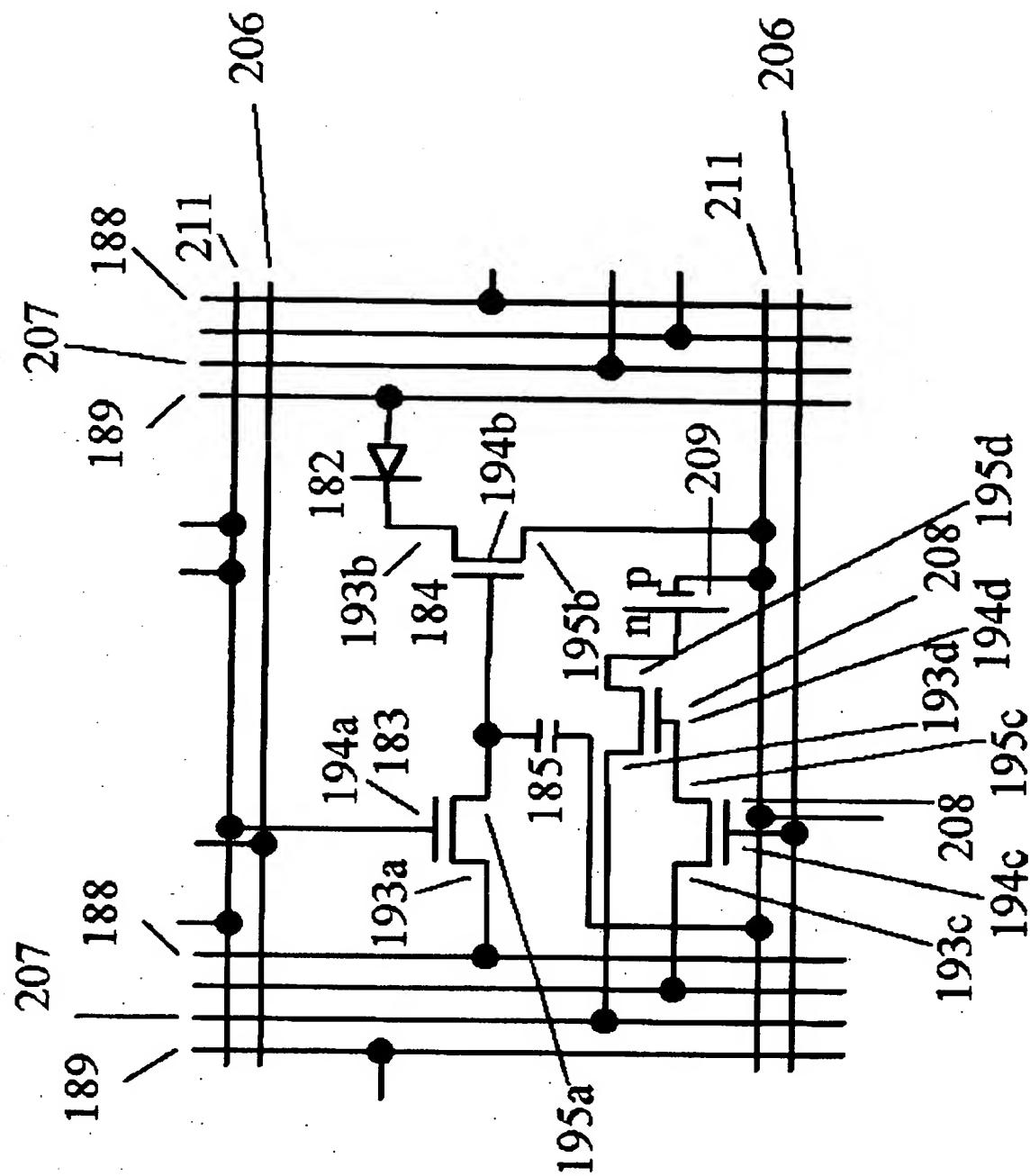


(b)

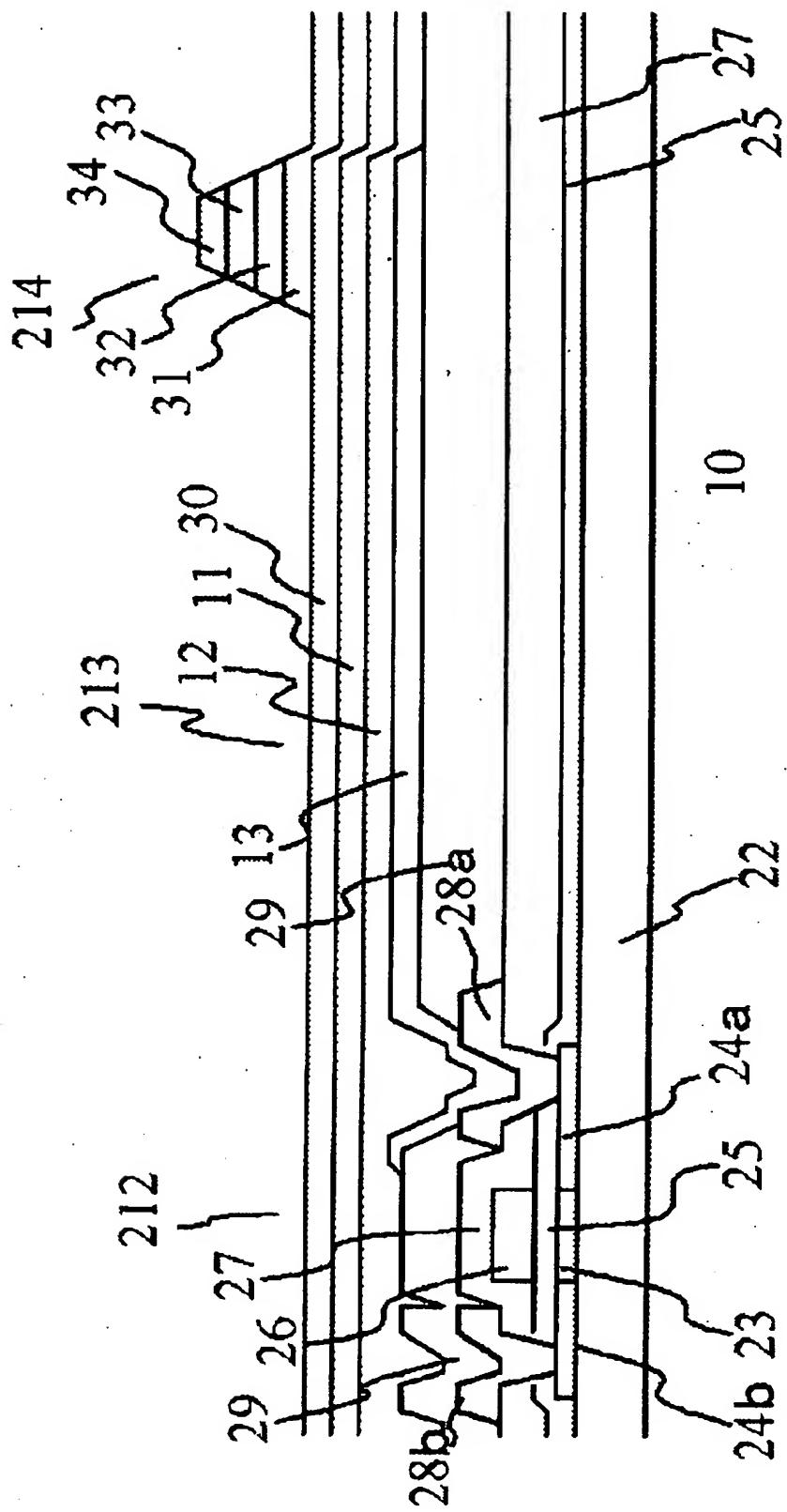
【図9】



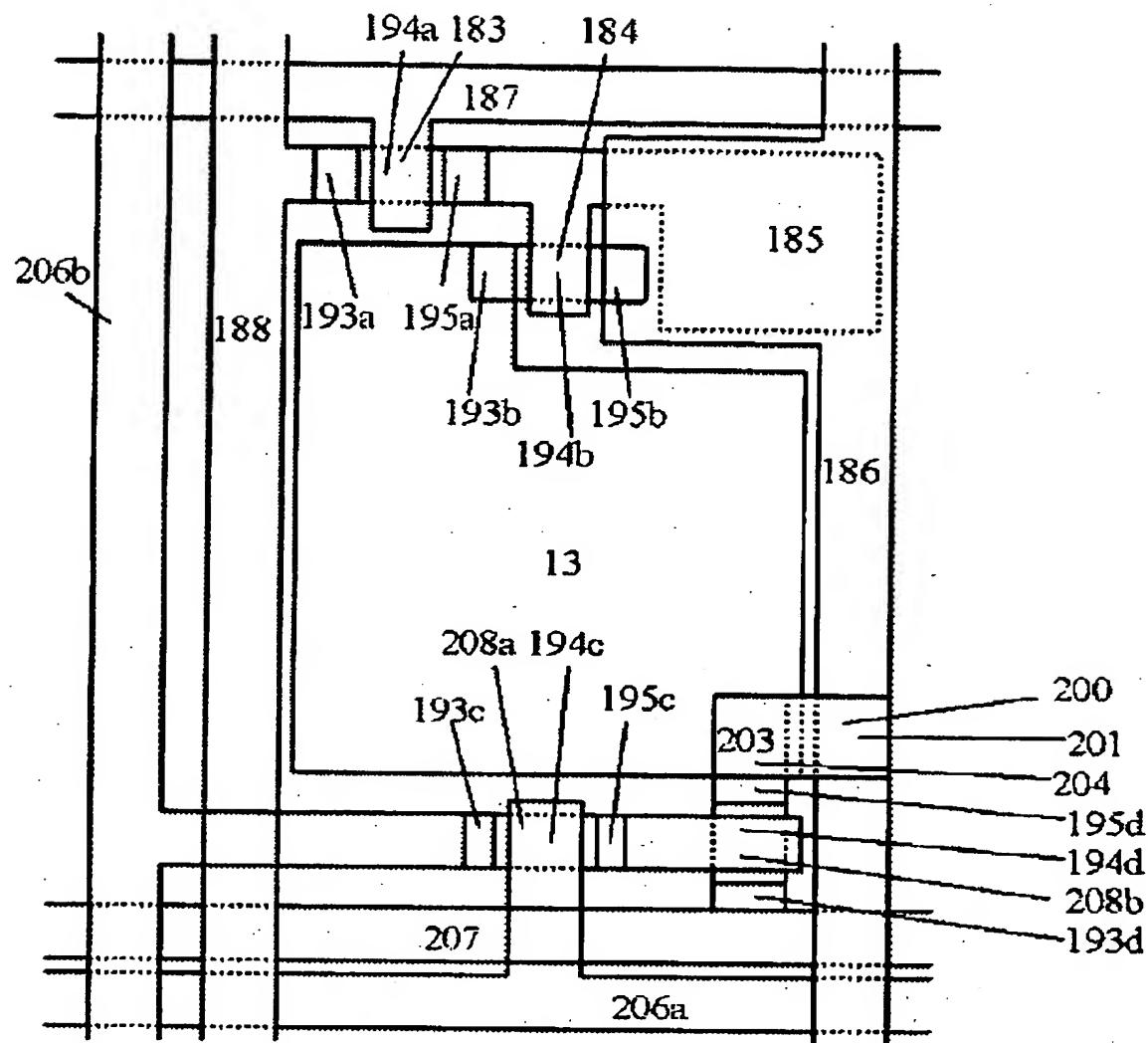
〔図10〕



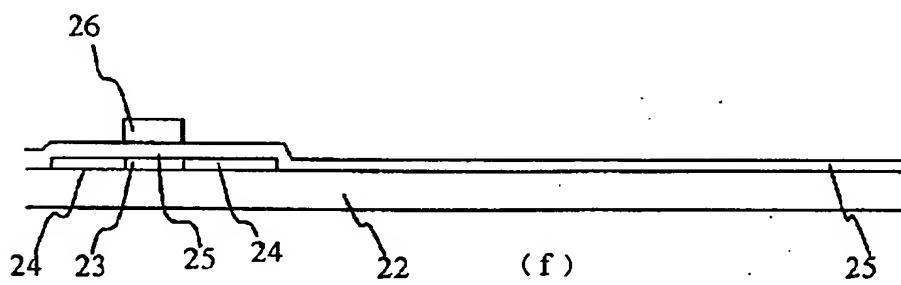
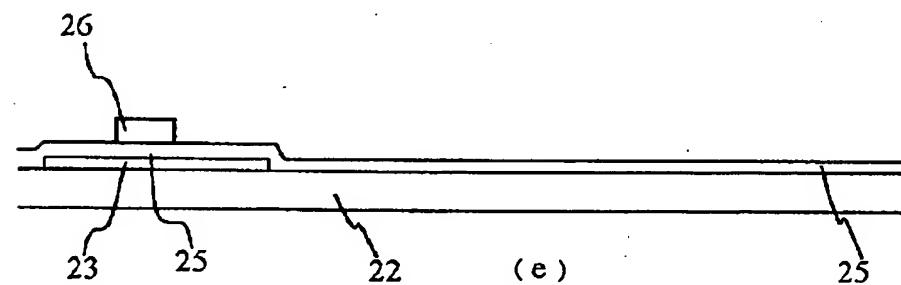
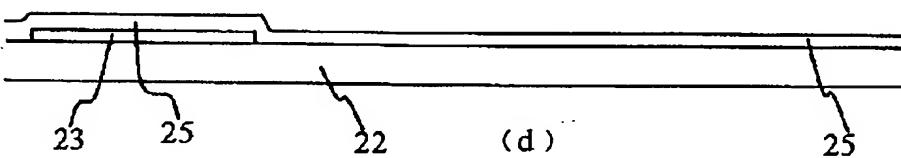
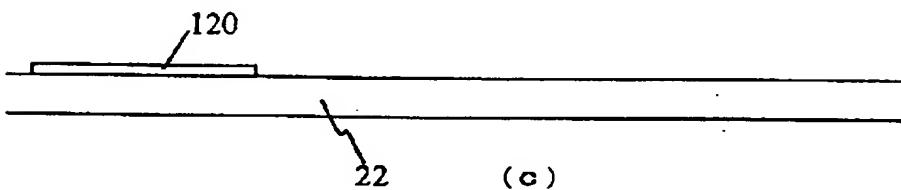
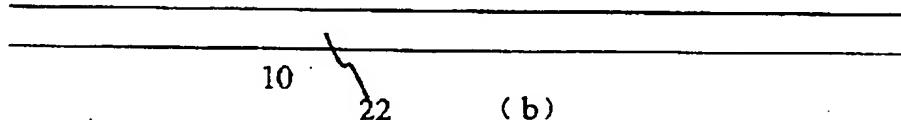
【図11】



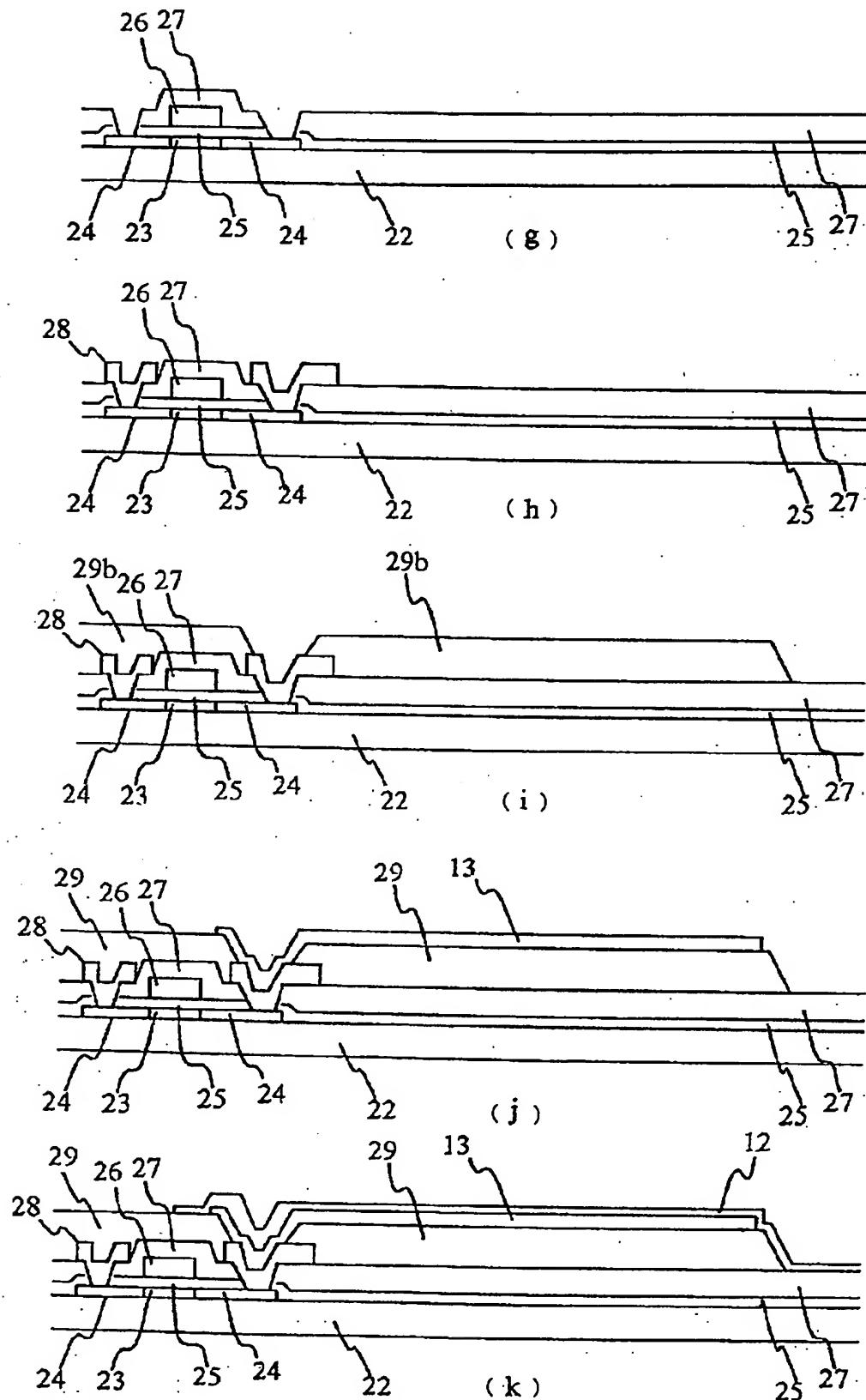
〔図12〕



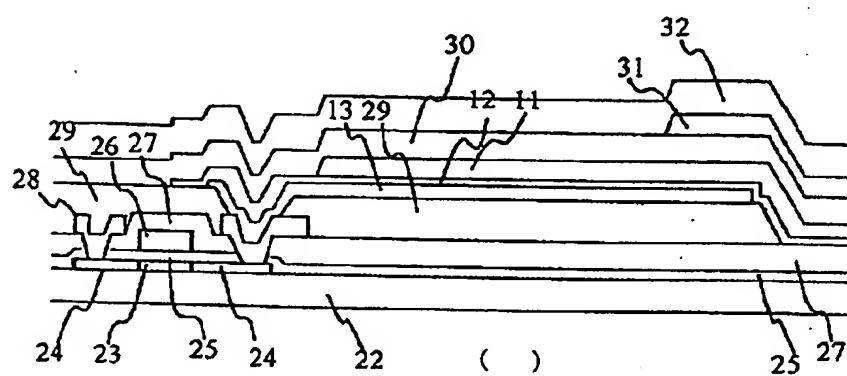
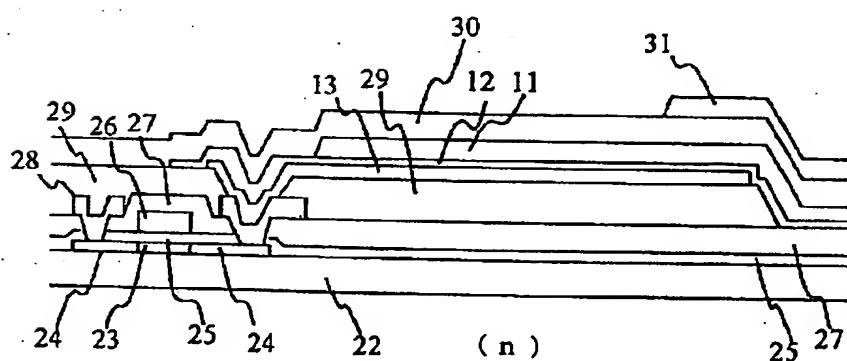
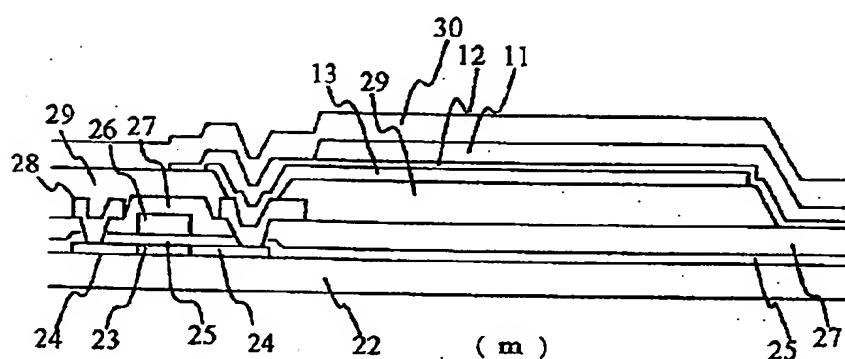
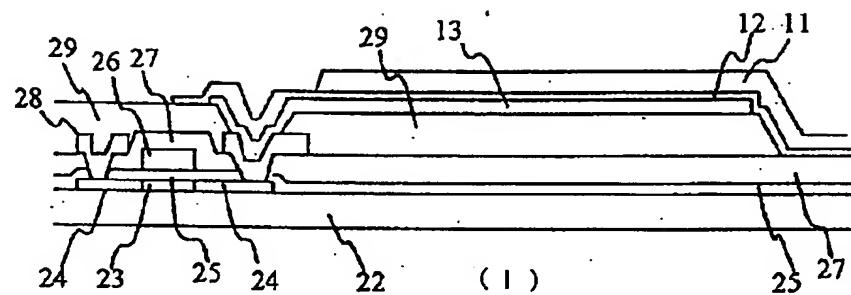
【図13】



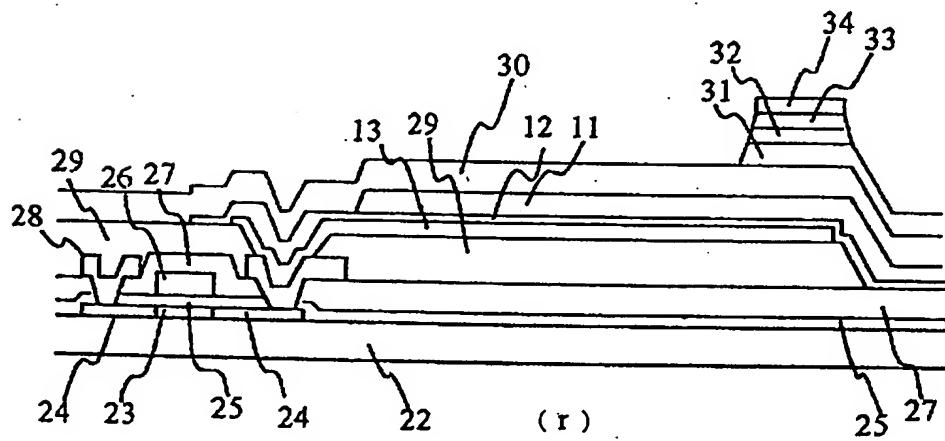
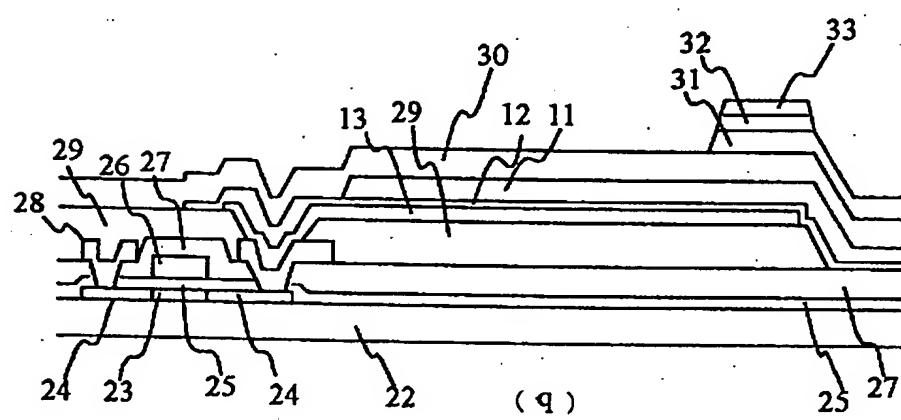
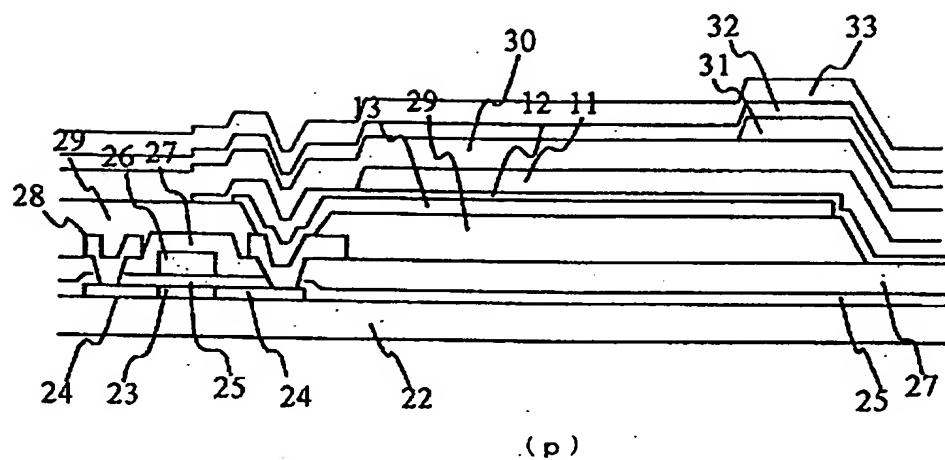
【図14】



【図15】



【図16】



【書類名】 要約書

【要約】

【課題】 発光輝度むらと色バランスの崩れが十分に抑制され、しかも、発光素子から発せられる光を効率よく光度センサに導くことができるので素子の発光の強さを感度よく検出でき、また、発光素子と光度センサとが悪影響を及ぼし合うことが少ない発光体、および、この発光体を適用した発光システムを提供する。

【解決手段】 本発明の発光体は、発光素子と、この発光素子から発せられる光強度を検出するための光センサとを有し、前記発光素子は、基板上に、下電極、少なくとも発光層を含む発光材料層および透光性を有する上電極を順次有し、下電極と上電極はどちらか一方が陰極で他方が陽極であり、前記光センサが前記発光素子上に形成されていることを特徴とする。

【選択図】 図1

出願人履歴情報

識別番号 [000004237]

1. 変更年月日 1990年 8月29日

[変更理由] 新規登録

住 所 東京都港区芝五丁目7番1号

氏 名 日本電気株式会社